

目次

	ページ
第一章 概要	
1-1 : 特長	1
1-2 : 仕様	2
1-3 : アドレス・マップ	6
1-4 : プロック図	7
第二章 取扱い方法	
2-1 : 部品の確認	8
2-2 : ご使用上の注意事項	8
第三章 機能	
3-1 : アドレス空間	9
3-2 : アドレス形式 (AMコード)	9
3-3 : ベース・アドレス	9
3-4 : アナログ出力方法	10
第四章 レジスタ説明	
4-1 : レジスタ・フォーマット	12
4-1-1 : CONTROL REGISTER 0	12
4-1-2 : DATA REGISTER 0	12
4-1-3 : DATA REGISTER 1	12
4-1-4 : DATA REGISTER 2	12
4-1-5 : DATA REGISTER 3	12
4-1-6 : DATA REGISTER 4	13
4-1-7 : DATA REGISTER 5	13
4-1-8 : DATA REGISTER 6	13
4-1-9 : DATA REGISTER 7	13
4-1-10 : SYNCHRONIZE REGISTER 0	13
第五章 ジャンパー設定方法	
5-1 : 出荷時のジャンパー設定	14
5-2 : アドレス形式 (AMコード)	15
5-3 : ベース・アドレス	15
5-4 : 入力コード	16
5-5 : 出力レンジ	17
5-6 : 電圧出力タイプ設定	18
5-7 : ジャンパ/ロータリ・スイッチ配置図	19
第六章 コネクタアサイン	
6-1 : アナログ出力 (CN1) コネクタ	20
6-2 : VME bus コネクタ (P1)	21
6-3 : コネクタ配置図	22
第七章 調整	
7-1 : 調整	23
7-2 : テスト・ピン配置図	26
7-3 : トリマー配置図	27
第八章 サンプルプログラム	
8-1 : サンプル・プログラム	28
8-1-1 : チャンネル0~7にてフル・スケールでの三角波出力 (データ・レジスタ0~7操作時)	28
8-1-2 : チャンネル0~7にてフル・スケールでの三角波出力 (シンクロナイズ・レジスタ操作時)	31
8-1-3 : 関数概要	34
第九章 アプリケーション	
9-1 : アプリケーション	35
9-1-1 : 変換コード	35
9-1-2 : ノイズ	36
9-1-3 : PVME-323アナログ出力とターゲット接続	38
第十章 その他	
10-1 : その他	39
10-1-1 : オーダーリング・インフォメーション	39

第一章 概 要

1-1 特長

/標準機能/

- 1) 分解能 : 12 ビット
- 2) セトリング・タイム : 10 μ S
- 3) 出力レンジ (ジャンパー設定) :
 - ユニポーラ時
 - 0 ~ + 2.5 V
 - 0 ~ + 5.0
 - 0 ~ +10.0
 - バイポーラ時
 - \pm 2.5 V
 - \pm 5.0
 - \pm 10.0
- 4) 2' コンプリメンタリ・コード対応 (ジャンパー設定)
- 5) 全チャンネル同時出力機能 (シンクロナス機能)
- 5) 強制0V出力機能 (ゼロ機能)
- 6) 完全アイソレーション構成

/オプション機能/

- | 出力形式 | 標準時 | 各チャンネル電圧出力 |
|------|--------|---|
| | オプション時 | 搭載中のチャンネル中にて0-20mA、4-20mA
に変換可能 (4チャンネル単位) |

4

1-2 仕様

インターフェース部

電氣的仕様 (特に記述のない限り、TA=25℃、規定電源電圧)

バス形式	VME bus (Rev.C) 準拠
アドレス	A16/A24ビット・アドレス対応 占有アドレス256バイト 上位アドレス：ロータリスイッチにてフルデコード
AMコード	特権、非特権、特権/非特権 データ・アクセス ショートI/O・アクセス
転送データ幅	D8/D16
モード	スレーブ
インターラプト	ノーサポート
動作表示	スレーブアクセス時にLED点灯

アナログ部 (電圧出力時)

出力チャンネル	8チャンネル
出力電圧レンジ	ユニポーラ時：0～ 2.5 [V] 0～ 5.0 [V] 0～10.0 [V] バイポーラ時：± 2.5 [V] ± 5.0 [V] ±10.0 [V] いずれか一つをジャンパ選択
入力コード	ユニポーラ時：ストレート・バイナリ バイポーラ時：オフセット・バイナリ 又は、 2'コンプリメンタリ (ジャンパ選択)
出力インピーダンス	1Ω 以下 (f=1KHz以下)
出力電流	±5mA MAX
分解能	12ビット
絶縁耐圧	AC500V/1分間：出力部-論理回路
セトリング・タイム	10μS

オフセット誤差	工場出荷時ゼロ調整済み
フルスケール誤差	工場出荷時ゼロ調整済み
オフセット・ドリフト	$\pm 50 \text{ ppm}/^{\circ}\text{C}$
フルスケール・ドリフト	$\pm 10 \text{ ppm}/^{\circ}\text{C}$
リニアリティ 誤差	0.013%

/オプション/

アナログ部 (電流出力時)

出力チャンネル	8チャンネル MAX (4チャンネル単位)	
出力電流レンジ	0-20mA/4-20mA (いずれかオーダー時指定)	
入力コード	ストレート・バイナリ	
出力インピーダンス	10GΩ	
最大負荷抵抗	500Ω	
供給電圧	+13.5V (MIN) ~ +40V (MAX)	
飽和電圧	+10V	
分解能	12ビット	
セトリング・タイム	20μS	
電流モジュール・タイプ	0-20mAタイプ	4-20mAタイプ
オフセット誤差	工場出荷時調整済み	工場出荷時調整済み
フルスケール誤差	工場出荷時調整済み	工場出荷時調整済み
オフセット・ドリフト	±50ppm/°C	±50ppm/°C
フルスケール・ドリフト	±50ppm/°C	±50ppm/°C
リニアリティ誤差	±0.025%	±0.025%

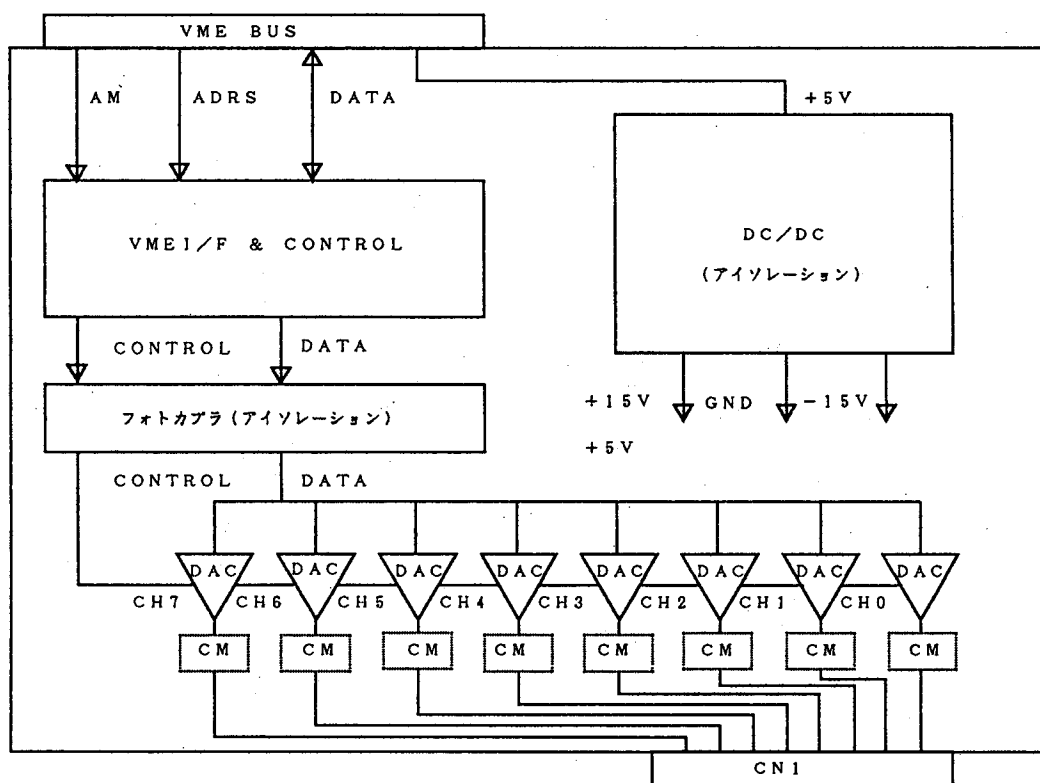
電源・外形

電源	単一 +5V ±5%、2.0A (MAX)
ボード・サイズ	ダブルハイト 160×233 mm

温度・湿度規定

動作時	温度	0 ~ +60℃
	湿度	20 ~ 80% 結露無
保存時	温度	-10 ~ +70℃
	湿度	10 ~ 90% 結露無

1-4 ブロック図



PVME-323 BLOCK

注) CM : 電流モジュール (オプション指定 : 4チャンネル単位)
 電流ソースは外部供給にて、各モジュールに個別供給
 又は、共通供給が行えます。

第二章 取扱い方法

2-1 部品の確認

お買い上げ頂いたPVME-323の梱包を解いた時、下記の物があることを御確認下さい。

- ・ PVME-323 ユーザーズ・マニュアル・・・・・・・・・・・・・・・・・・ 1部
- ・ PVME-323 部品面スクリーン・カバー・・・・・・・・・・・・・・・・・・ 1枚
- ・ D-SUB37P コネクタ及びハウジング・・・・・・・・・・・・・・・・・・ 1組
- ・ ジャンパー・ショート・ソケット・・・・・・・・・・・・・・・・・・ 42個
(ボード実装分含む)
- ・ 保証書・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・ 1通

2-2 ご使用上の注意事項

- ・ PVME-323をジャンパー設定変更等で、ラックから抜き差しする際には、電源を切って行い、また、導電性のものの上に置いて作業して下さい。この時、人体アースを取ることもお忘れしないで下さい。
- ・ PVME-323をラックに入れて使用する場合、振動により接触不良が起きる事がありますので、パネル上下2カ所のネジを締めてご使用下さい。
- ・ PVME-323には、ノイズの影響を極力妨げるため部品面側にスクリーン・カバーが実装されていますが、半田面側には特にシールド対策をしておりません。従って、半田面側スロットは極力空けるか、もしくは、半田面側スロットに装着されるボードの部品面側にも、スクリーン・カバーを実装しご使用されることを推奨いたします。
- ・ PVME-323を保存する場合、保存環境条件を満たし、直射日光を避け、静電破壊を防ぐためには、半田面に導電性のものをつけて保存するようにして下さい。

第三章 機 能

3-1 アドレス空間

PVME-323は、VMEシステムにて常にスレーブ・ボードとしてアクセスされます。特権状態は、ユーザ定義によりスーパーバイザ/非特権のどちらか一方、または、両方の状態を選択することができます。

アドレス形式は、ショート (A16)、標準 (A24) のアドレッシングから選択が行えます。この時、格型式では256バイトを占有アドレスとして使用し、ベース・アドレス (上位アドレス) は自由に設定が可能です。

3-2 アドレス形式 (AMコード)

希望する状態をロータリ・スイッチ (LD5) にて設定を行います。

HEXコード	アドレス・モディファイヤ						アドレッシング
	5	4	3	2	1	0	
3D	H	H	H	H	L	H	標準スーパーバイザ・データ・アクセ
39	H	H	H	L	L	H	標準非特権・データ・アクセス
2D	H	L	H	H	L	H	ショート・スーパーバイザ・アクセス
29	H	L	H	L	L	H	ショート・非特権・アクセス

注) H: HIレベル信号 L: LOWレベル信号

3-3 ベース・アドレス

上位アドレスをロータリー・スイッチ (LD1-4) にて設定を行って下さい。

3-4 アナログ出力方式

PVME-323は、ホストからVMEバスを通して、データをダイレクトにDACに書き込む方式となります。

・基本動作

各出力チャンネルに割り当てられたレジスタ（データ・レジスタ0-7）及び、全てのチャンネルに同時に書き込みを行う（シンクロナイズ・レジスタ）に対してデータを書き込む事で、セトリング・タイム10 μ Sでのアナログ出力が行えます

・操作

初期設定

電圧/電流出力時共通

- 1: AM (LD5にて設定)
- 2: ベース・アドレス (LD1-4にて設定)
- 3: 出力レンジ (J2, 3, 7, 8, 12, 13, 17, 18, 22, 23, 27, 28, 32, 33, 37, 38にて設定)
- 4: 入力コード (ハイボラ時: 2' コンプリメンタリ・コード使用時はJ1にて設定)
- 5: 電圧出力設定/電流出力時電源設定 (J4, 9, 14, 19, 24, 29, 34, 39にて設定)

ソフトウェアによるレジスタ操作



アナログ出力

(入力コードをD/Aコンバータに書き込む)

チャンネル単位の時

- 1: データ・レジスタ0-7に入力コードをワード・ライト

全チャンネル同時の時

- 2: シンクロナイズ・レジスタに入力コードをワード・ライト

(D/Aコンバータ出力の許可/不許可の設定)

- 1: コントロール・レジスタ0にデータ (1: 許可, 0: 不許可) を書き込む。不許可時は常に0V出力となります。

・連続出力時の注意事項

同一又は、異なるチャンネルにて連続して出力する場合、セトリング・タイムが $10\mu\text{s}$ であることから書き込み間隔は最低 $10\mu\text{s}$ が必要です。注意して下さい。もし、規定時間以下での書き込みを行いますと設定値に対応したアナログ出力が保障されません。

第四章 レジスタ説明

4-1 レジスタ・フォーマット

4-1-1 CONTROL REGISTER 0 (BASE+19H)

各チャンネルのアナログ出力を許可/不許可 (OV出力) に設定する為のレジスタです。1:許可/0:不許可となります。

D7 D6 D5 D4 D3 D2 D1 D0

*	*	*	*	*	*	*	1/0
---	---	---	---	---	---	---	-----

注) 1:HIレベル信号/0:LOWレベル信号/*:不確定

4-1-2 DATA REGISTER 0 (BASE+30H)

チャンネル0に対して入力コードを書き込む為のレジスタです。ワード単位での書き込みとなります。

D15 D14 D13 D12 D11 D10 D9 D8 D7 D6 D5 D4 D3 D2 D1 D0

*	*	*	*	MSB ←	A/D変換データ				→	LSB
---	---	---	---	-------	----------	--	--	--	---	-----

注) MSB:最上位ビット/LSB:最下位ビット/ワード:16ビット

4-1-3 DATA REGISTER 1 (BASE+32H)

チャンネル1に対して入力コードを書き込む為のレジスタです。ワード単位での書き込みとなります。

D15 D14 D13 D12 D11 D10 D9 D8 D7 D6 D5 D4 D3 D2 D1 D0

*	*	*	*	MSB ←	A/D変換データ				→	LSB
---	---	---	---	-------	----------	--	--	--	---	-----

4-1-4 DATA REGISTER 2 (BASE+34H)

チャンネル2に対して入力コードを書き込む為のレジスタです。ワード単位での書き込みとなります。

D15 D14 D13 D12 D11 D10 D9 D8 D7 D6 D5 D4 D3 D2 D1 D0

*	*	*	*	MSB ←	A/D変換データ				→	LSB
---	---	---	---	-------	----------	--	--	--	---	-----

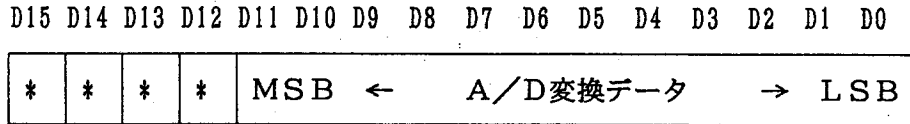
4-1-5 DATA REGISTER 3 (BASE+36H)

チャンネル3に対して入力コードを書き込む為のレジスタです。ワード単位での書き込みとなります。

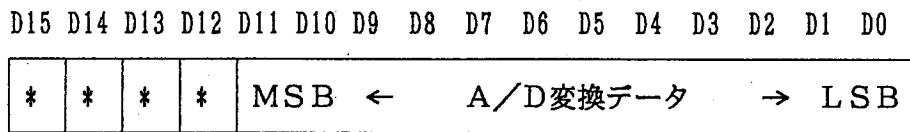
D15 D14 D13 D12 D11 D10 D9 D8 D7 D6 D5 D4 D3 D2 D1 D0

*	*	*	*	MSB ←	A/D変換データ				→	LSB
---	---	---	---	-------	----------	--	--	--	---	-----

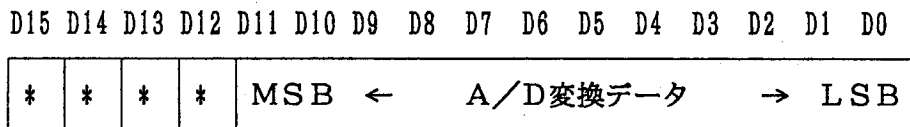
- 4-1-6 DATA REGISTER 4 (BASE+38H)
 チャンネル4に対して入力コードを書き込む為のレジスタです。
 ワード単位での書き込みとなります。



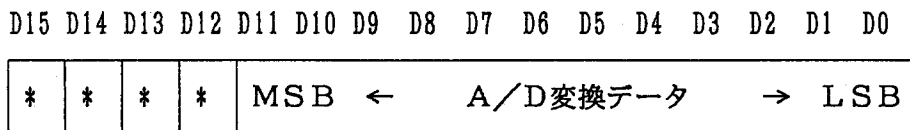
- 4-1-7 DATA REGISTER 5 (BASE+3AH)
 チャンネル5に対して入力コードを書き込む為のレジスタです。
 ワード単位での書き込みとなります。



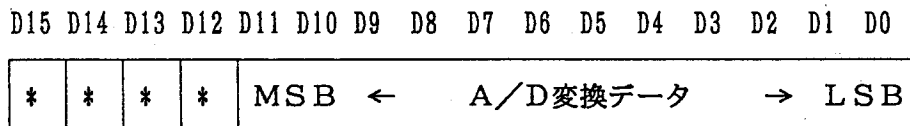
- 4-1-8 DATA REGISTER 6 (BASE+3CH)
 チャンネル6に対して入力コードを書き込む為のレジスタです。
 ワード単位での書き込みとなります。



- 4-1-9 DATA REGISTER 7 (BASE+3EH)
 チャンネル0に対して入力コードを書き込む為のレジスタです。
 ワード単位での書き込みとなります。



- 4-1-10 SYNCHRONIZE REGISTER 0 (BASE+40H)
 全てのチャンネルに対して入力コードを同時に書き込む為のレジスタです。
 ワード単位での書き込みとなります。



第五章 ジャンパー設定方法

5-1 出荷時のジャンパー設定

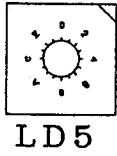
出荷時のジャンパー設定は次のようになっています。

設定項目	ジャンパー・ナンバー	出荷時設定
AMコード	LD5	特権/非特権の標準
ベース・アドレス	LD1-4	4E 0000 (H)
入力コード	J1	エポーク時：ストリート・ハイリ ハイポーク時：オフセット・ハイリ
チャンネル0エポーク/ハイポーク	J2	ハイポーク
チャンネル1エポーク/ハイポーク	J7	ハイポーク
チャンネル2エポーク/ハイポーク	J12	ハイポーク
チャンネル3エポーク/ハイポーク	J17	ハイポーク
チャンネル4エポーク/ハイポーク	J22	ハイポーク
チャンネル5エポーク/ハイポーク	J27	ハイポーク
チャンネル6エポーク/ハイポーク	J32	ハイポーク
チャンネル7エポーク/ハイポーク	J37	ハイポーク
チャンネル0レンジ	J3	±10Vレンジ
チャンネル1レンジ	J8	±10Vレンジ
チャンネル2レンジ	J13	±10Vレンジ
チャンネル3レンジ	J18	±10Vレンジ
チャンネル4レンジ	J23	±10Vレンジ
チャンネル5レンジ	J28	±10Vレンジ
チャンネル6レンジ	J33	±10Vレンジ
チャンネル7レンジ	J38	±10Vレンジ
チャンネル0電圧/電流出力	J4	電圧
チャンネル1電圧/電流出力	J9	電圧
チャンネル2電圧/電流出力	J14	電圧
チャンネル3電圧/電流出力	J19	電圧
チャンネル4電圧/電流出力	J23	電圧
チャンネル5電圧/電流出力	J28	電圧
チャンネル6電圧/電流出力	J33	電圧
チャンネル7電圧/電流出力	J38	電圧

注) 電圧/電流出力は購入時オプションにて電流指定のみ電流出力となります。

5-2 アドレス形式 (AMコード)

AMコードはロータリ・スイッチ (LD5) にて設定をおこないます。



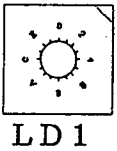
デフォルト値
2

設定値	アドレッシング形式
0	標準・特権・データ・アクセス
1	標準非特権・データ・アクセス
2	標準・特権/標準・非特権 OR
3	ショート・特権・アクセス
4	ショート・非特権・アクセス
5	ショート・特権/ショート・非特権 OR

注) 1 : 設定値 6 ~ F は禁止

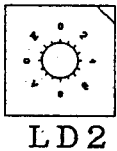
5-3 ベース・アドレス

ベース・アドレスはロータリ・スイッチ (LD1~4) にて設定します。



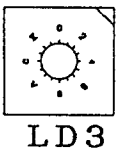
デフォルト値
4

アドレス	ロータリ・スイッチ	設定値
A23~20	LD1	0~F



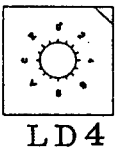
デフォルト値
E

アドレス	ロータリ・スイッチ	設定値
A19~16	LD2	0~F



デフォルト値
0

アドレス	ロータリ・スイッチ	設定値
A15~12	LD3	0~F



デフォルト値
0

アドレス	ロータリ・スイッチ	設定値
A11~8	LD4	0~F



5-4 入力コード

2' コンプリメンタリ・コードをジャンパー (J1) にて選択する事が出来ます。



デフォルト値

パターン1

J1設定	入力コード
	パターン1
	ユニポーラ：ストレート・バイナリ ハイポーラ：オフセット・バイナリ
	パターン2
	ユニポーラ：禁止 ハイポーラ：2' コンプリメンタリ

5-5 出力レンジ

出力レンジの設定は各チャンネルに対応するジャンパーにてジャンパ①、②の様にいきます。

ジャンパ対応表

チャンネル	ジャンパ①	ジャンパ②
0	J2	J3
1	J7	J8
2	J12	J13
3	J17	J18
4	J22	J23
5	J27	J28
6	J32	J33
7	J37	J38

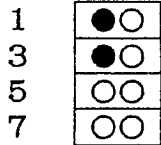
ジャンパ①、②設定

ジャンパ①



デフォルト値
バイポーラ

ジャンパ②



デフォルト値
±10V

1 ●●	ユニポーラ/バイポーラ
	バイポーラ
1 ○○	ユニポーラ

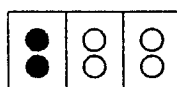
1 3 5 7	●○ ●○ ○○ ○○	バイポーラ時	ユニポーラ時
		±10V	禁止
1 3 5 7	●● ○○ ○○ ○○	±5V	0~10V
1 3 5 7	●● ●● ○○ ○○	±2.5V	0~5V
1 3 5 7	●● ●● ●● ●●	禁止	0~2.5V

5-6 電圧出力タイプ設定 (標準品)

PVME-323は御注文の際に電流出力のオプション指定のない場合は電圧出力タイプにて御使用頂くこととなります。
又、各設定は工場出荷時に各チャンネル毎にデフォルトが次の様に設定されていますが、御使用前にもう一度、御確認願います。

1) 電圧出力時のジャンパ設定

ジャンパ設定



1 3 5

デフォルト値

電圧出力

ピン番号	設定内容
1	電圧出力
3	電流出力 (個別電流ソース)
5	電流出力 (共通電流ソース)

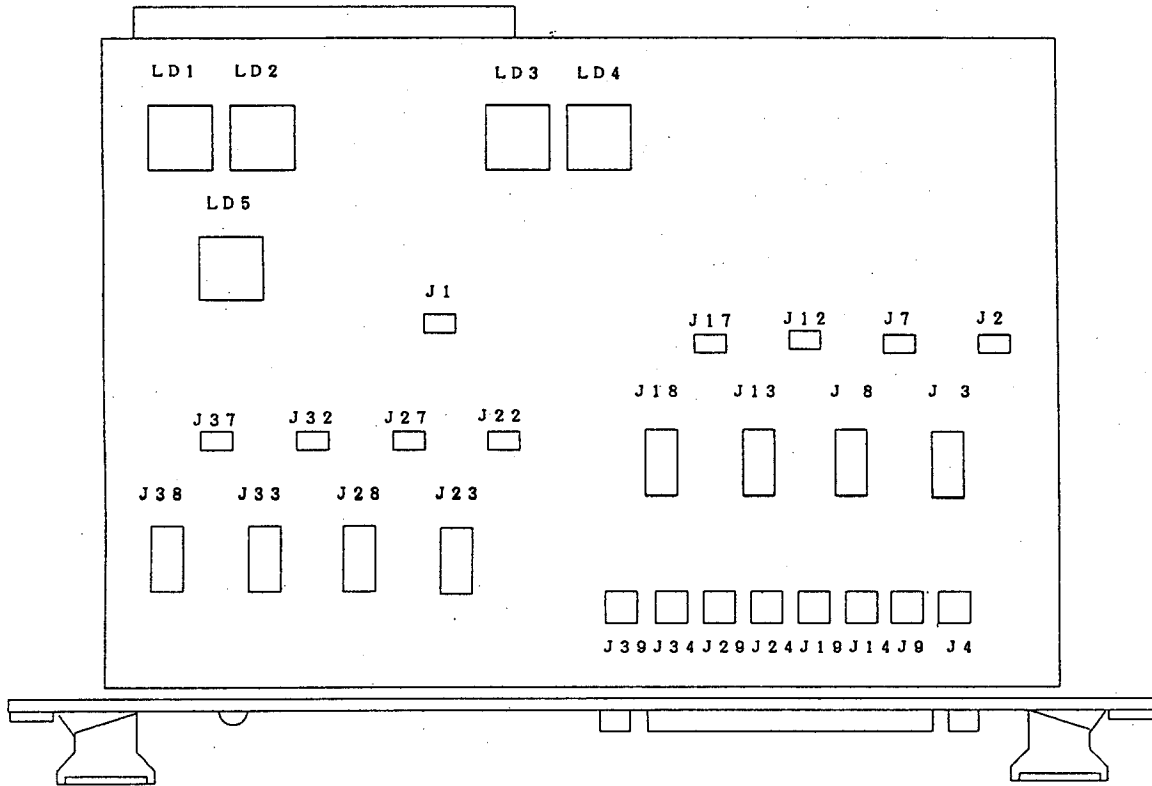
注) 電流出力設定は電流オプション品のみ有効ですので電圧出力 (標準品) は禁止とします。

注) ○: ジャンパ・オープン
●: ジャンパ・ショート

チャンネル/ジャンパ対応

チャンネル	ジャンパ
0	J 4
1	J 9
2	J 14
3	J 19
4	J 24
5	J 29
6	J 34
7	J 39

5-7 ジャンパ/ロータリ・スイッチ配置図

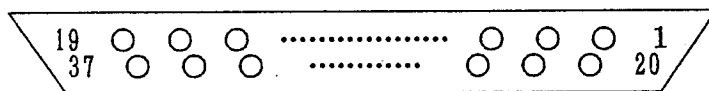


部品面側

第六章 コネクタ アサイン

6-1 アナログ出力 (CN1) コネクタ

- CN 1 (DSUB-37 ピン) : 本体側 17LE-13370-27 (D4AB) (DDK 製)
: ケーブル側 17JE-23370-02 (D8A)



DSUBコネクタ (正面図)

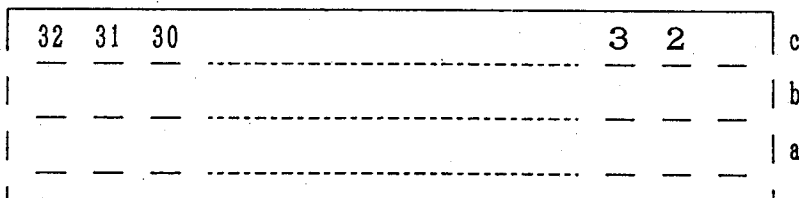
○ ピン アサイン表

ピン番号	信号ニーモニック	ピン番号	信号ニーモニック
1	VOUT0 / IPS0	20	VRET0
2	IOUT0	21	AGND
3	VOUT1 / IPS1	22	VRET1
4	IOUT1	23	AGND
5	VOUT2 / IPS2	24	VRET2
6	IOUT2	25	AGND
7	VOUT3 / IPS3	26	VRET3
8	IOUT3	27	AGND
9	VOUT4 / IPS4	28	VRET4
10	IOUT4	29	AGND
11	VOUT5 / IPS5	30	VRET5
12	IOUT5	31	AGND
13	VOUT6 / IPS6	32	VRET6
14	IOUT6	33	AGND
15	VOUT7 / IPS7	34	VRET7
16	IOUT7	35	AGND
17	IPSALL	36	AGND
18	AGND	37	AGND
19	AGND		

- 注) VOUT : アナログ電圧出力時の出力 (+側)
 VRET : アナログ電圧出力時の出力 (-側)
 IPS : アナログ電流出力時の外部電源入力 (個別)
 IPSALL : アナログ電流出力時の外部電源入力 (共通)
 IOUT : アナログ電流出力時の電流出力
 AGND : コモンランド (アナログ)

6-2 VME bus コネクタ (P1)

○ P1コネクタ (DIN コネクタ 96ピン) : 100-096-053 (PANDUIT製)

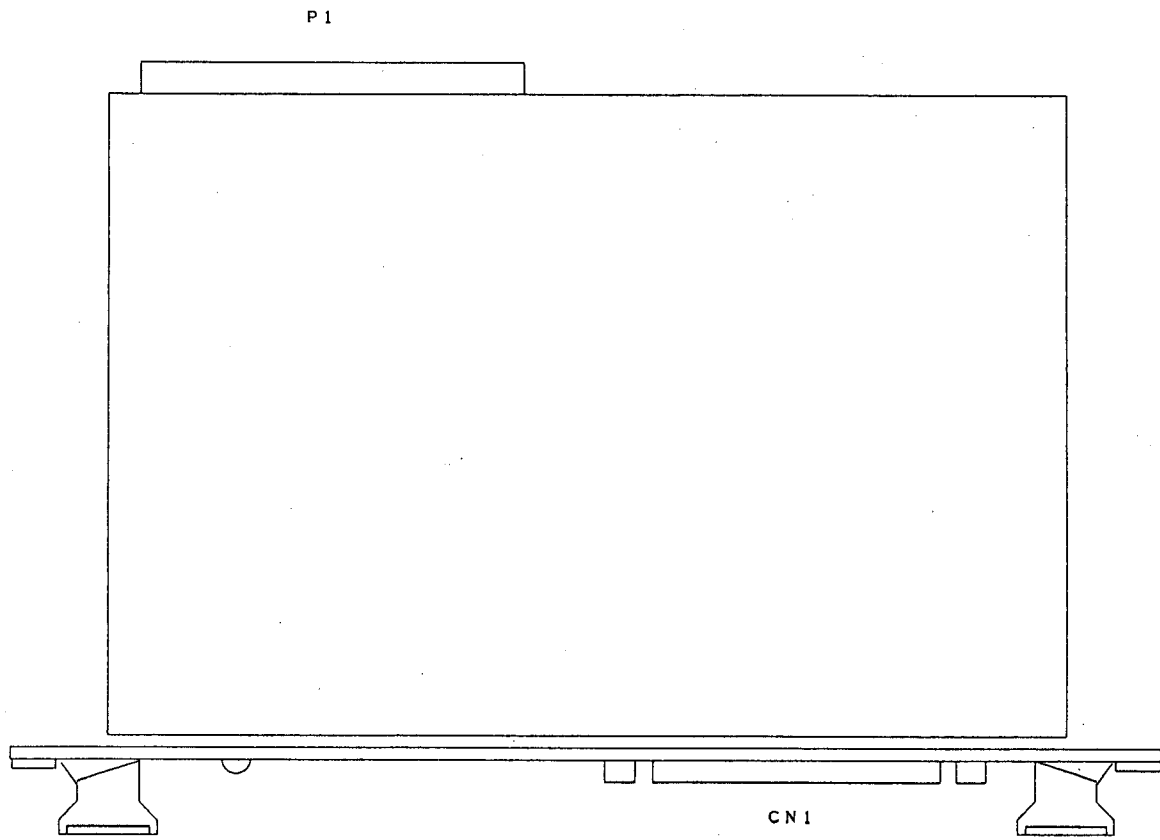


DINコネクタ (正面図)

○ P1コネクタ ピンアサイン表

ピン番号	列 a の信号ニーモニック	列 b の信号ニーモニック	列 c の信号ニーモニック
1	DO0	BBSY*	DO8
2	DO1	BCLR*	DO9
3	DO2	ACFAIL*	DI10
4	DO3	BGOIN*	DI11
5	DO4	BGOOUT*	DI12
6	DO5	BG1IN*	DI13
7	DO6	BG1OUT*	DI14
8	DO7	BG2IN*	DI15
9	GND	BG2OUT*	GND
10	SYSCLK	BG3IN*	SYSFAIL*
11	GND	BG3OUT*	BERR*
12	DS1*	BRO*	SYSRESET*
13	DS0*	BR1*	LWORD*
14	WRITE*	BR2*	AM5
15	GND	BR3*	A23
16	DTACK*	AM0	A22
17	GND	AM1	A21
18	AS*	AM2	A20
19	GND	AM3	A19
20	IACK*	GND	A18
21	IACKIN*	SERCLK (1)	A17
22	IACKOUT*	SERDAT* (1)	A16
23	AM4	GND	A15
24	A07	IRQ7*	A14
25	A06	IRQ6*	A13
26	A05	IRQ5*	A12
27	A04	IRQ4*	A11
28	A03	IRQ3*	A10
29	A02	IRQ2*	A09
30	A01	IRQ1*	A08
31	-12V	+5V STDBY	+12V
32	+5V	+5V	+5V

6-3 コネクタ配置図



部品面側

第七章 調整

7-1 調整

各チャンネルのアナログ調整は以下1～4項について順番に行います。

1：基準電圧調整

次の表に従って基準電圧を調整して下さい

トリマ番号	測定ポイント	調整値 (V)
VR25	T7-T8	+10.020

2：オフセット

表1から対応するレンジのオフセット値を選び、この値になるように各チャンネルに対応するトリマーを調整する。この時、各チャンネルとも2ヶ所の調整トリマーがありますが、次の表に示す通り上段、下段の順番にて調整して下さい。
又、各チャンネルに対する設定コード値は000 (HEX) です。

チャンネル番号	トリマ番号	測定ポイント	調整値 (V)
0	VR 2	T17-T 9	0.0000
0	VR 1	CN1:21- 1	表1参照
1	VR 5	T17-T10	0.0000
1	VR 4	CN1:23- 3	表1参照
2	VR 8	T17-T11	0.0000
2	VR 7	CN1:25- 5	表1参照
3	VR11	T17-T12	0.0000
3	VR10	CN1:27- 7	表1参照
4	VR14	T17-T13	0.0000
4	VR13	CN1:29- 9	表1参照
5	VR17	T17-T14	0.0000
5	VR16	CN1:31-11	表1参照
6	VR20	T17-T15	0.0000
6	VR19	CN1:33-13	表1参照
7	VR23	T17-T16	0.0000
7	VR22	CN1:35-15	表1参照

3 : ゲイン調整

表1から対応するレンジのゲイン値を選び、この値になるように各チャンネルに対応するトリマーを調整する。
又、各チャンネルに対する設定コード値はFFF (HEX) です。

チャンネル番号	トリマ番号	測定ポイント	調整値 (V)
0	VR 3	CN1 : 21 - 1	表1参照
1	VR 6	CN1 : 23 - 3	表1参照
2	VR 9	CN1 : 25 - 5	表1参照
3	VR 12	CN1 : 27 - 7	表1参照
4	VR 15	CN1 : 29 - 9	表1参照
5	VR 18	CN1 : 31 - 11	表1参照
6	VR 21	CN1 : 33 - 13	表1参照
7	VR 24	CN1 : 35 - 15	表1参照

4 : センター・ポイント確認

各チャンネルに対して設定コード800 (HEX) をセットした時、表1から対応するセンター値を選び、アナログ出力がこの値になっていることを確認します。
もし、規定値外であれば対応するチャンネルのオフセット、ゲインについて再度調整を行います。

チャンネル番号	測定ポイント	確認値 (V)
0	CN1 : 21 - 1	表1参照
1	CN1 : 23 - 3	表1参照
2	CN1 : 25 - 5	表1参照
3	CN1 : 27 - 7	表1参照
4	CN1 : 29 - 9	表1参照
5	CN1 : 31 - 11	表1参照
6	CN1 : 33 - 13	表1参照
7	CN1 : 35 - 15	表1参照

表1 :

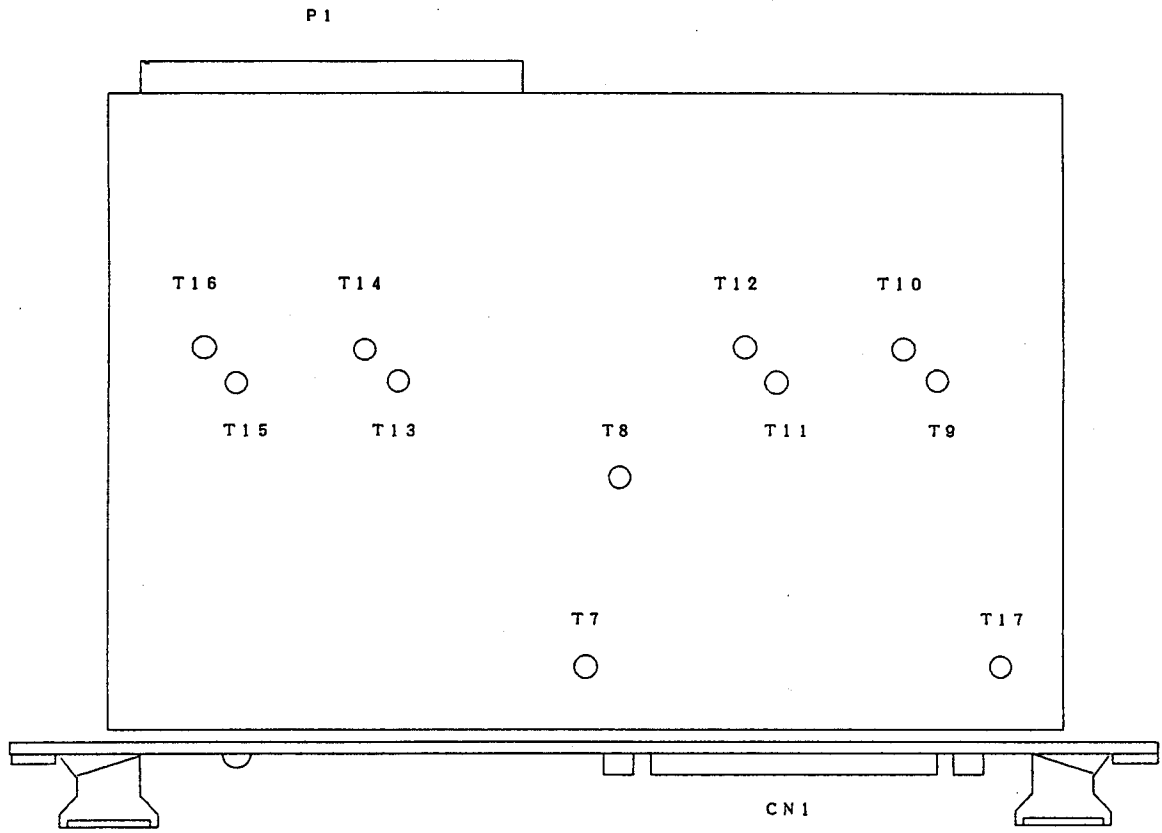
出力レンジ	オフセット (V)	ゲイン (V)	センター
± 10.0V	-10.0000	+9.9951	0±2.44 (mV)
± 5.0V	- 5.0000	+4.9975	0±1.22 (mV)
± 2.5V	- 2.5000	+2.4987	0±610 (μV)
0-10.0V	0.0000	+9.9975	0±1.22 (mV)
0- 5.0V	0.0000	+4.9987	0±610 (μV)
0- 2.5V	0.0000	+2.4993	0±305 (μV)

注意) 表記について

測定ポイント: Txx-Txxは左側GND/右側+側
(ボード上のテスト・ピン番号)

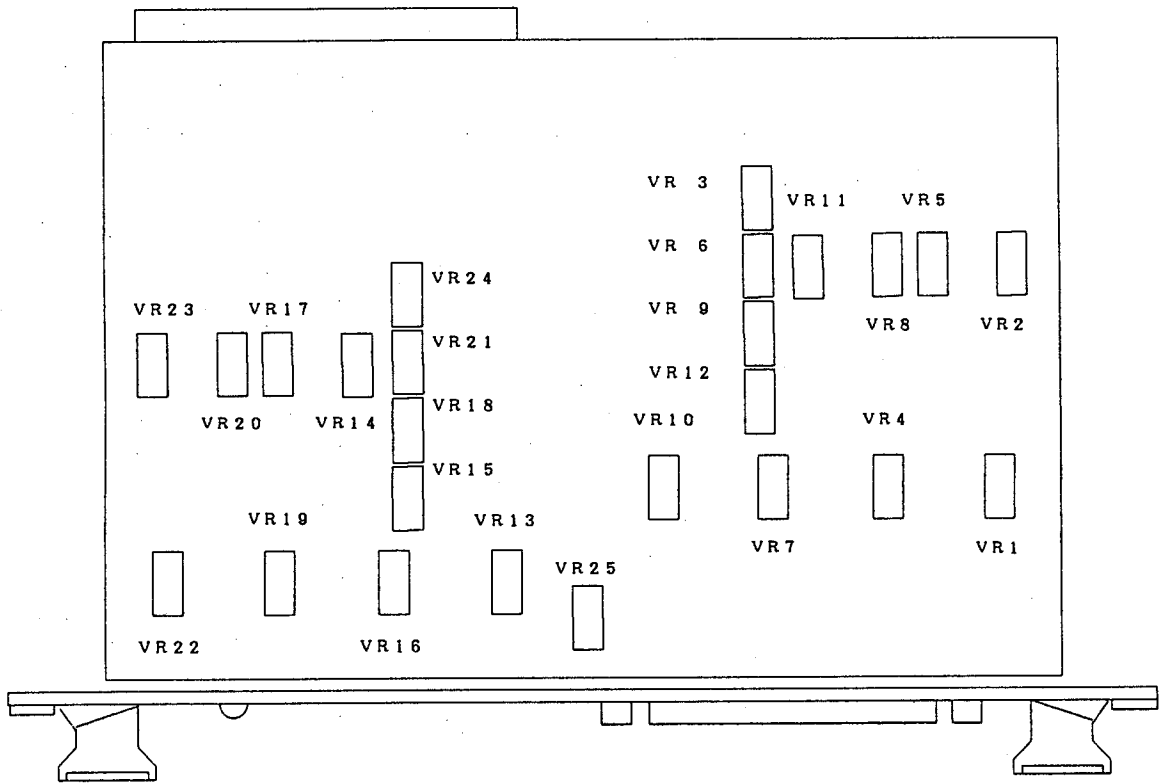
: CN1: xx-xxは左側GND/右側+側
(フロント側コネクタCN1のピン番号)

7-2 テスト・ピン配置図



部品面側

7-3 トリマー配置図



部品面側

第八章 サンプル・プログラム

8-1 サンプル・プログラム

8-1-1 チャンネル0~7にてフル・スケールでの三角波出力

データ・レジスタ0~7操作時:

```

/*****
/*      PVME-323 SAMPLE PROGRAM      */
/*          USE REGISTER DATA REGISTER 0-7      */
/*          INTERNIX. INC      */
*****/
#include      <stdio.h>
#define      BASE 0xfc4e0000
/*-----*/
/* main      */
/*-----*/
main()
{
  unsigned char ch;
  unsigned short data, time;
  unsigned long time;

  time = 0xffff;      /* wait time */

  on();      /* ch0-7 output enable */

  while(1)
  {
    for(i=0; i<4096; i++)
    {
      for(ch=0; ch<8; ch++)
      {
        out(ch, data);      /* ch0-7 out */
        wait(time);      /* wait */
      }
    }

    for(i=4096; i>0; i--)
    {
      for(ch=0; ch<8; ch++)
      {
        out(ch, data);      /* ch0-7 out */
        wait(time);      /* wait */
      }
    }
  }
}

```

```

on()
{
    unsigned char *creg0;
    creg0 = (unsigned char *) (BASE+0x19);
    *creg0 = 0x01;          /* output enable */
}

out(ch, data)
    unsigned char ch;
    unsigned short data;
    {
        unsigned short *dr0, *dr1, *dr2, *dr3, *dr4, *dr5, *dr6, *dr7, *syr;
        dr0 = (unsigned short *) (BASE+0x30); /* data register 0 */
        dr1 = (unsigned short *) (BASE+0x32); /* data register 1 */
        dr2 = (unsigned short *) (BASE+0x34); /* data register 2 */
        dr3 = (unsigned short *) (BASE+0x36); /* data register 3 */
        dr4 = (unsigned short *) (BASE+0x38); /* data register 4 */
        dr5 = (unsigned short *) (BASE+0x3a); /* data register 5 */
        dr6 = (unsigned short *) (BASE+0x3c); /* data register 6 */
        dr7 = (unsigned short *) (BASE+0x3e); /* data register 7 */
        syr = (unsigned short *) (BASE+0x40); /* synchronize register */

        data = (data & 0x0fff);          /* 12 bit mask */
        switch(ch)
        {
            case 0:
                *dr0 = data; break;          /* channel 0 */
            case 1:
                *dr1 = data; break;          /* channel 1 */
            case 2:
                *dr2 = data; break;          /* channel 2 */
            case 3:
                *dr3 = data; break;          /* channel 3 */
            case 4:
                *dr4 = data; break;          /* channel 4 */
            case 5:
                *dr5 = data; break;          /* channel 5 */
            case 6:
                *dr6 = data; break;          /* channel 6 */
            case 7:
                *dr7 = data; break;          /* channel 7 */
            case 8:
                *syr = data; break;          /* channel 0-7 */
            default:
                printf("¥n¥ ch number error");
        }
    }
}

```

```

wait (time)
  unsigned long time;
  {
  for (y=0;i<time;i++)
    {
                                /* time count */
    }
  }

off ()
  {
  unsigned char *creg0;
  creg0 = (unsigned char *) (BASE+0x19);
  *creg0 = 0x00;                /* out disable */
  }

/*-----*/
/*   e.o.f   */
/*-----*/

```

注：1) ベース・アドレスはBASEにてfc4e0000に設定されていますのでアプリケーションに合わせ御変更願います。

2) wait () による時間はソフト・ウェア・タイマの為、ご使用になるCPUにより異なりますので、ユーザーにて御変更願います。

8-1-2 チャンネル0~7にてフル・スケールでの三角波出力

シンクロナイズ・レジスタ操作時：

```

/*****
/*      PVME-323 SAMPLE PROGRAM      */
/*          USE REGISTER SYNCHRONIZE  */
/*          INTERNIX. INC             */
*****/
#include      <stdio.h>
#define      BASE 0xfc4e0000
/*-----*/
/* main  */
/*-----*/
main()
{
  unsigned char ch;
  unsigned short data, time;
  unsigned long time;

  ch = 8;          /* synchronize channel */

  time = 0xfff;   /* wait time */

  on();           /* ch0-7 output enable */

  while(1)
  {
    for (data=0; data<4096; data++)
    {
      out(ch, data); wait(time);      /* ch0-7 out & write wait */
    }
    for (data=4096; data>0; data--)
    {
      out(ch, data); wait(time);      /* ch0 out & write wait */
    }
  }
}

```



```

on()
{
    unsigned char *creg0;
    creg0 = (unsigned char *) (BASE+0x19);
    *creg0 = 0x01;                /* output enable */
}

out(ch, data)
    unsigned char ch;
    unsigned short data;
    {
        unsigned short *dr0, *dr1, *dr2, *dr3, *dr4, *dr5, *dr6, *dr7, *syr;
        dr0 = (unsigned short *) (BASE+0x30); /* data register 0 */
        dr1 = (unsigned short *) (BASE+0x32); /* data register 1 */
        dr2 = (unsigned short *) (BASE+0x34); /* data register 2 */
        dr3 = (unsigned short *) (BASE+0x36); /* data register 3 */
        dr4 = (unsigned short *) (BASE+0x38); /* data register 4 */
        dr5 = (unsigned short *) (BASE+0x3a); /* data register 5 */
        dr6 = (unsigned short *) (BASE+0x3c); /* data register 6 */
        dr7 = (unsigned short *) (BASE+0x3e); /* data register 7 */
        syr = (unsigned short *) (BASE+0x40); /* synchronize register */

        data = (data & 0x0fff);                /* 12 bit mask */
        switch(ch)
        {
            case 0:
                *dr0 = data; break;            /* channel 0 */
            case 1:
                *dr1 = data; break;            /* channel 1 */
            case 2:
                *dr2 = data; break;            /* channel 2 */
            case 3:
                *dr3 = data; break;            /* channel 3 */
            case 4:
                *dr4 = data; break;            /* channel 4 */
            case 5:
                *dr5 = data; break;            /* channel 5 */
            case 6:
                *dr6 = data; break;            /* channel 6 */
            case 7:
                *dr7 = data; break;            /* channel 7 */
            case 8:
                *syr = data; break;            /* channel 0-7 */
            default:
                printf("%#n* ch number error");
        }
    }
}

```

```

wait (time)
  unsigned long time;
  {
  for (y=0;i<time;i++)
  {
  }
  }
  }

off ()
{
  unsigned char *creg0;
  creg0 = (unsigned char *) (BASE+0x19);
  *creg0 = 0x00;
  }

/*-----*/
/*  e.o.f  */
/*-----*/

```

注：1) ベース・アドレスはBASEにてfc4e0000に設定されていますのでアプリケーションに合わせ御変更願います。

2) wait () による時間はソフト・ウェア・タイマの為、ご使用になるCPUにより異なりますので、ユーザーにて御変更願います。

8-1-3 関数概要

1) `out (ch, data)` : 各チャンネルのアナログ出力

引き数: `ch` チャンネル番号

0	: チャンネル	0
1	: チャンネル	1
2	: チャンネル	2
3	: チャンネル	3
4	: チャンネル	4
5	: チャンネル	5
6	: チャンネル	6
7	: チャンネル	7
8	: シンクロナイズ (チャンネル0-7) 同時出力	

`data` コード設定値 12ビットD/A変換コード

返 値: なし

エラー時: 指定外チャンネル番号入力時、” `ch number error` ” 表示

2) `on ()` : 出力イネーブル

引き数: なし

返 値: なし

3) `off ()` : 出力ディセーブル

引き数: なし

返 値: なし

4) `wait (time)` : ソフト・ウェア・タイマー

引き数: 符号なしロング型整数

返 値: なし

第九章 アプリケーション

9-1 アプリケーション

9-1-1 変換コード

1) ストレート・バイナリ (ユニポーラ・レンジ設定時)

出力レンジ: 0~10Vを例に示します。

変換コード		出力値
MSB	LSB	(出力値は少数点第5位以下切り捨て)
111111111111		9.9975V
111111111110		9.9951V
100000000000		5.0000V
000000000001		0.0024V
000000000000		0.0000V

2) オフセット・バイナリ (バイポーラ・レンジ設定時)

出力レンジ: -10~+10Vを例に示します。

変換コード		出力値
MSB	LSB	(出力値は少数点第5位以下切り捨て)
111111111111		+ 9.9951V
111111111110		+ 9.9902V
100000000000		0.0000V
000000000001		- 9.9951V
000000000000		- 10.0000V

3) 2' コンプリメンタリ (バイポーラ・レンジ設定時)

出力レンジ: -10~+10Vを例に示します。

変換コード		出力値
MSB	LSB	(出力値は少数点第5位以下切り捨て)
011111111111		+ 9.9951V
011111111110		+ 9.9902V
000000000000		0.0000V
100000000001		- 9.9951V
100000000000		- 10.0000V

9-1-2 ノイズ

ノイズは、信号線に対して抵抗結合、静電誘導結合、電磁誘導結合の三つの結合が考えられます。

又、周波数帯域によるノイズの分類と性質は次の表の様になります。

分類	ノイズ発生源	ノイズの性質
直流及び超低周波	熱起電力、電気化学的な起電力、直流機器配電線、直流装置、鉄道	<ul style="list-style-type: none"> ・信号との分離が困難。 ・一般的なノイズで、誘導防止法及び、計器内での対策は確立。 ・周期性、対称性あり。
商用周波数とその高調波	交流機器配電線、交流装置、電源装置、電源線、計器	
高周波及び無線周波	高周波加熱炉、超音波洗浄器、トランシーバ、放送局	<ul style="list-style-type: none"> ・電磁波として伝搬、配線に誘導すると計器内の非線形素子により、直流、低周波成分に変換、障害を起こす。
インパルス性及び広帯域周波	リレー、ブザー、遮断器、閉開器、けい光灯、サイリスタ制御装置、溶接機、接触子付き電動機、スイッチング電源、誘導雷	<ul style="list-style-type: none"> ・大きさ、周波数、発生確立ともランダム。 ・誘導しやすく、計器の誤差動作の原因となりやすい。特にデジタル回路では論理がひっくり返るのでやっかい。

信号線は原則として電力線とは別のダクトにて配線するのが理想的です。

ただし、遠ざける事の困難な場合、少なくとも次の表に掲載された距離を離すことが好ましいとの文献があるので表記致します。

電力線容量	電力線と信号線間の最低隔離距離
125V 10A	12インチ (30.5cm)
250V 50A	18インチ (45.7cm)
440V 200A	24インチ (61.0cm)
5kV 800A	48インチ (122.0cm)

ノイズ対策としては静電結合については、信号源側の1点接地による静電シールド・ケーブル、電磁誘導結合についてはツイスト・ペア線により重畳ノイズを相殺する方法が一般的です。

このことから、確実な処理としてはシールド付きツイスト・ペア線の使用が最適と考えられます。

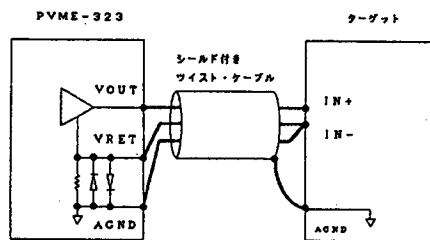
又、ツイスト・ペア線の試験結果が文献に記載されてましたので、参考までに表記致します

試験条件	ノイズ減衰度
平行導線	1 : 1 0dB
4インチ間隔のツイスト	14 : 1 23dB
3インチ間隔のツイスト	17 : 1 37dB
2インチ間隔のツイスト	112 : 1 41dB
1インチ間隔のツイスト	141 : 1 43dB

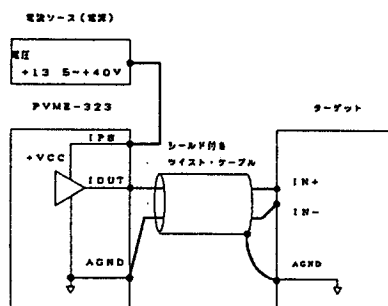
9-1-3 PVME-323アナログ出力とターゲット接続

”9-1-1 ノイズ”の項をもとに接続は以下に示す方法を推奨致します。

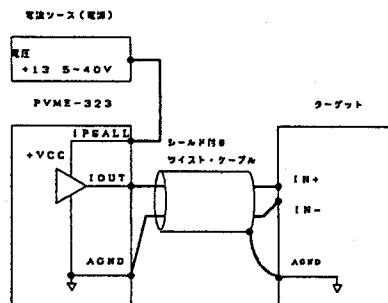
電圧出力時



電流出力時（電流ソース個別供給）



電流出力時（電流ソース共通供給）



第十章 その他

10-1 その他

10-1-1 オーダーリング・インフォメーション

電圧出力タイプ (標準品)

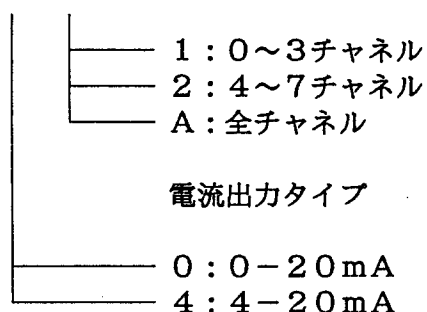
PVME-323

電流及び混在出力タイプ (指定品)

注) 電流出力タイプ はオーダー時の指定チャンネルごとにハードウェア的に設定を行う為、単一チャンネルにて両出力が行われるものではありませんので御注意下さい。
ジャンパ設定により電圧出力タイプへの切り換えは可能です。

OPT-323C×/×

電流出力搭載チャンネル位置



お客様へのお願い)

弊社では一度出荷致しました製品についてのハードウェア的な変更は基本的に受け給う事ができませんので御注文の際には、御間違いのないよう十分に御注意下さい。

1994年3月 M323-1 (第一版)

- ・本マニュアルの内容については、予告なく変更修正する場合があります。
- ・本マニュアルに記載されている以外のご使用によって損害が発生した場合、当社では責任を負いかねますのでお取扱いには十分ご注意ください。

インターニックス株式会社
八王子開発センター

〒192 東京都八王子市高倉町59-10
TEL. 0426 (48) 5200
FAX. 0426 (48) 5201