

[30 p - 1]

IMPROVEMENTS OF OUTPUT PULSE CHARACTERISTICS OF THE PF LINAC MODULATORS

Shozo Anami, Shigeki Fukuda, Hirofumi Hanaki, Hiroyuki Honma, Shinichiro Michizono,
 Katsumi Nakao, Yoshio Saito and Tetsuo Shidara
 KEK, National Laboratory for High Energy Physics
 1-1 Oho, Tsukuba-shi, Ibaraki-ken, 305, Japan

Abstract

An rf pulse width of klystron output power is an essential parameter for increasing the accelerating energy gain in an rf system using a SLED type of pulse compressor. To widen the pulse width from a modulator with already-determined parameters, all we can do is to shorten the rise time of the pulse. Pulse characteristics of the pfn and pulse transformer used in the PF linac, and the achieved performance of the modulator are described in this paper.

PF モジュレータの出力パルス特性の向上

1. はじめに

高エネルギー放射光入射器では、KEKB 計画に向けて改造と増強が進められている。高周波源においても、モジュレータの改造 (80 MW、3.5 μ s から 108 MW、5.6 μ s) 及び増設、また、新クライストロン (40 MW 及び 50 MW) への置き換え等が進行している。更に、この増強では SLED を用いたパルス圧縮を行い、1 加速ユニット当たり 160 MeV の加速エネルギーを得ようとしている。このパルス圧縮においては、クライストロン出力のピーク値も然ることながら、パルス幅についても加速エネルギーに大きく関連する重要なパラメータとなる。

検討の当初、このパルス幅は PFN のパルス幅 5.6 μ s に対して 4.0 μ s と見込んでいたが、実際に得られたのは 3.6 ~ 3.8 μ s であった。ここで 0.2 μ s のパルス幅を失う事は、加速エネルギーで 2% の低下をまねくことになり、Linac 全体では 1.2 台の加速ユニットを損失した事に相当する。この重要なパラメータとなった rf のパルス幅を、PFN が値が既定しているなかで出来るだけ広く確保するには、クライストロンに印加する電圧のパルス立上り時間を出来るだけ早くすること以外にない。ここでは、パルスの立上り時間に大きく影響するパルストランスや PFN、また配線などについて、それぞれの特性を調べ、モジュレータとしての総合性能を議論する。

2. パルストランスのパルス立上り特性

パルストランスの改造は既存部品の再利用を優先する方向で検討され、その結果、昇圧比を除き従来あったものとほとんど変わらないものとなった。パルスの立上り特性を考慮するならば、現使用コア 3 枚に 1~2 枚を追加して巻数を少なくする方法も考えられたが、この場合、現在のオイルタンクが耐圧の点で利用できなくなり、大きな改造費の上昇をまねく。この事から、やはりコアは 3 枚のままとし、1 次側の巻数も変えず、7 ターンとした。2 次側の電圧及びパルス幅の増加 (270 kV から 305 kV、3.5 μ s から

5.6 μ s) による $V \cdot \tau$ 値の上昇 (1.81 倍) は、2 次側巻数の増加 (84 ターンから 95 ターン) とコアバイアスによる ΔB の拡大 (1.2 Wb/m^2 から 1.9 Wb/m^2) によって補い、コアを増やす事なく飽和を防いでいる。1 次側の巻数は 7 ターンのままなのでリーケージインダクタンスは大きく変わらず、2 μ H である。このリーケージインダクタンスを小さくするために、1 次巻数が 6 ターン (1.5 μ H) のものも試作し、試験してみた。この試験では、コアの飽和やサグの異常上昇と言ったものは観測されず、特に不具合もなく、それなりに立上り時間の改善も見られた。しかし、計算上の必要な ΔB が 2.2 Wb/m^2 にも及ぶため、コアのパラッキ等の安全を考慮して、7 ターンのままとした。この様に改造の前後でリーケージインダクタンスが変わってないため、パルスの立上り時間については、1 次 2 次の巻線比が変わった事による 1 次側から見た容量の増加分の影響を考えれば良い事になる。従って、改造によって立上り時間は 1.13 (13.6/12) 倍悪くなると予測される。

ここで、具体的なパルス特性を見るために、パルストランスの 1 次 2 次間分布容量を 12.9 nF (1 次側換算)、また、クライストロン電極間容量を含む全 2 次側回路の対接地間浮遊容量を 120 pF (1 次側換算で 22.1 nF) であると見積もって、パルストランスの等価回路を、回路解析計算機コードである Spice (IS Spice) を用いて、解析した。その結果は図 1 に示しているが、このときに用いた回路は、内部抵抗を持たないパルス発生器、内部抵抗を与える 4.7 Ω の直列抵抗、パルストランスの等価回路を表す 2 μ H の L と 0.035 μ F の C、及び純抵抗負荷となる 4.7 Ω の抵抗で構成されている。同図下部の 2 つの波形は立上り時間が 0 の矩形波 (①) を入力した時の出力波形 (②) を、上部の 2 つの波形は立上り時間が 0.4 μ s の台形波 (③) を入力した時の出力波形 (④) をそれぞれ示している。この 2 つの出力波②④を比較すると、入力が大きく異なっているのにも関わらず、ほとんど差がなく、パルストランスと負荷の LC が波形の全てを決めているのが分かる。従って、こ

ここにある様な高性能でない通常のパルストランスを出力回路に用いる限り、モジュレータの出力を余り立上りの早い高性能なもの（例えば、分布常数回路による PFN など）にしても余り意味のない事である。

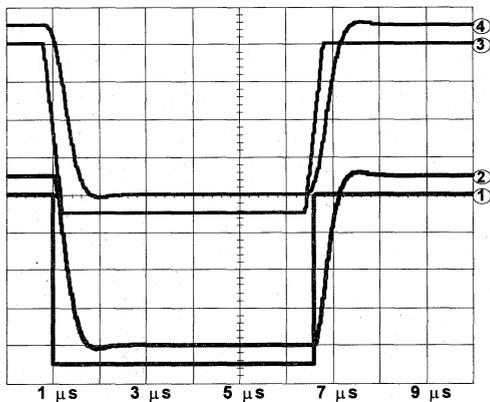


図 1. パルストランスのパルス立上り特性。

3. モジュレータのパルス特性

PFN のパルス特性

この度のモジュレータ改造は、旧モジュレータを出来るだけ生じた範囲内で大きな出力エネルギーを得ようとするもので、その原点になったのは、PFN コンデンサの総容量を 2 倍（20 個から 40 個）にすると言う事であった。旧 PFN は、20 個のコンデンサ（0.0146 μF ）を出来るだけコンパクトに配置するために、1 列 5 個を 4 列に配し、折り曲げた形で 1 直列の PFN になるような構造になっていた。このため、放電時間の異なるセル（回路的に離れたセル）が近接する所が出来、磁気的な結合と思われる影響でパルスの平坦部が乱されていた。この不具合は強引に L を調整して程々の平坦度を得ていたが、限界があり、パルス性能上余り良くない構造であった。

この度の改造ではこの点を考慮して、筐体の高さを延ばし、1 列 20 個を 2 列に配してそれぞれが 1 つの PFN になる様にし、これらを並列に接続した。しかし、実際には、それぞれの PFN は高さを拡張可能な範囲内に抑えるために、近接した 2 列とし、夫々を交互に接続している。この時の隣接するセル間の結合は、パルス電流の時間差が僅かで、しかも、両端を除き全てのセル間で結合が均等であるため、平坦部を乱す様な影響はないものと考えられる。これは事実、実際の波形調整で、従来あった局部的に大きく L を変えようと言った様な事が必要なくなり、素直な可変内の調整で平坦なパルスが得られる様になった。

以上の様に、PFN のパルス性能を特徴づけるセル数や並列数は構造的な理由で決められたが、この PFN はセル数や配置の上ではほぼ理想的なものとなっている。ここで、この PFN が損失やセル間結合のない理想的なものとして、その特性をみるために、Spice を用いて純抵抗負荷の場合について計算してみた。結果は図 2 に示す様な波形であった。この波形（同図①）には有限セル数からなる PFN の特徴を表すオーバーシュートやリンキングが重畳

しているが、十分に早い立上りで立上っている事が分かる。次に、このオーバーシュートを取るために、負荷に対して直列の L を挿入した場合、更にパルストランスが負荷になる事を想定して、LC フィルターを挿入した場合について、適当にそれらの値を変えて（但し、ここでは、余り意味ないが、L と C の比は PFN の LC 比と同一に保っている）波形が良くなる様にしてみた。同図にその結果を示すが、これらの波形は、L だけで補正した場合 L の値が PFN の L の 1.5 倍（同図②）、LC の場合 LC が PFN の 1 セル分（同図③）及び 2 セル分（同図④）の時に、それぞれ得られたものである。この結果を見ると、この 20 セル PFN 自身は、ここで必要とする立上り時間や平坦幅において、十分な特性を持っている事が分かる。

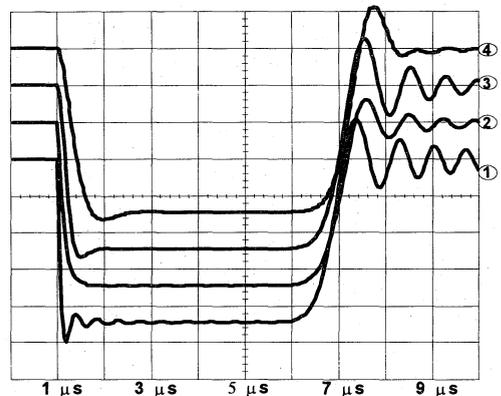


図 2. PFN の純抵抗負荷時のパルス特性。①：PFN 単体、②：PFN の L の 1.5 倍の L による補正、③：PFN 1 セル分の LC による補正、④：2 セル分の LC による補正。

この計算では PFN が損失やセル間結合のない理想的なものとして取り扱ったが、このほか実際の PFN と異なるものとして、C の残留インダクタンスの影響についても考慮しておく必要がある。しかしながら、Spice による計算ではその影響は以外に小さく、明らかな波形への影響が現れるのは PFN の L に対する残留インダクタンスの割合が 30% を越えるあたりからである。従って、ここで用いている C が円筒形碍管構造で、そもそも残留インダクタンスが少ない（60 nH 程度）上に、2 並列 PFN であるため PFN の L（1.32 μH ）との割合が小さくなり（5%）、ほとんどその影響を無視出来るものと考えられる。

配線のインダクタンスの低減

上述の如く、PFN からの出力波形を望ましいものとするには、むしろ積極的に L を加える必要があったが、実際の配線による L はこの補正の L に比べずっと大きなもので、また、更に大きくパルストランスのリーケージインダクタンスも加わってくる。従って、ここでは如何にしたら配線を短く、L を小さくする事が出来るかが重要な事になる。出来ればパルストランスの L の 1/3~1/2 程度に抑えたいところであるが、機器（PFN やサイラトロン）の大きさや耐圧空間、あるいはメンテナンス性などから、望

むほどに小さく出来ないのが現実である。ここでは既にあるものの改造なので、余り大きく変更する事は出来ない。しかしながら、たとえ自由度のある新規の設計であっても、コンデンサを相当に小型化したり、あるいは全体を油中に浸す様な事を考えない限り、それ程に変わったものとはならない。ここで出来る事は、配線材を太くしたり、電流の流れるループを出来るだけ小さくする事ぐらいである。

この配線の中で PFN とサイラトロンのアノードとを繋ぐ配線の L は、PFN の初段の L ($0.66 \mu\text{H}$) に対して直列に加わるため、この初段の L を取去る事によってこの分の L を差し引く事が出来る。しかし、差し引かれても、なお波形に影響する程の L が残るため、この間の配線は 2 本の銅パイプを出来るだけ離れた状態で並列に接続し、L を下げている。この効果は以外に大きく、モジュレータの出力端から見た配線の全インダクタンスの減少は LCR メータでの測定で $0.4 \mu\text{H}$ を示し、全 L が $2.4 \mu\text{H}$ が $2.0 \mu\text{H}$ になり、実質的な L は $1.34 \mu\text{H}$ であると考えられる事が出来る。

出力ケーブルの影響

ここで使用すべき同軸ケーブルは、その特性インピーダンスが 4.7Ω と非常に低く、また、重畳する速い振動電圧に対する耐コロナ性の問題もあって、高電圧使用に耐える手頃で信頼性の高いケーブルが入手困難なため、従来より使用している WX-77D (内部を SF_6 で加圧) の同軸管を使用した。この同軸管は特性インピーダンスが 50Ω であるため、長さが 1m 程度のものであるが、何等かのパルス特性への影響が考えられる。この影響を具体的にみるために、先にパルストランスのところで用いた回路に同軸管を挿入して (矩形波 + R + ケーブル + LC + R 負荷)、Spice で調べてみた。ここではその結果を与える波形を掲げてないが、たとえ mismatches の同軸ケーブルであっても、長さが 3 m (往復 20 ns) 程度であれば、ほとんどパルス波形に影響してないと言う結果を得た。ここで最も波形に影響し得るのは、特性インピーダンスではなく、ケーブルの長さが反射波の時間遅れに与える効果である。

4. モジュレータ、パルストランスの総合特性

ここでは、それぞれ単独に述べてきた以上の機器を接続し、その総合性能を Spice を用いて評価し、今後の性能向上へ向けてのキーポイントを探る事にする。ただし、出力ケーブルについては、その長さが過渡計算のタイムステップを余りにも短くするため、この回路には含めていない。また同じような理由から、速い振動を減衰するための RC 吸収回路を幾つか挿入しているが、本質の波形には全く影響する程の値を持つものではない事を断っておく。

それぞれの機器のパラメータは先に述べた値であるが、配線の L は余り明確ではないのと、今後の改良の余地もあって、幾つかの値について計算している。また、パルストランスのバックスイングの様子を見るために、1 次側の自己インダクタンスとして 1mH を並列に挿入し、負荷は $3/2$ 乗則のダイオード負荷としている。結果は図 3 に示し

ている。この図で、配線の L は実際の波形 (図 4) との比較から、LCR メータの測定結果との違いはあるが、 $2 \mu\text{H}$ (波形③) が実際の値に近い値と思われる。またこの比較で、パルスが立上った肩の当りで多少の違いが見られるが、これは PFN の L の調整による違いと考えられる。ここで余り細かく比較するのは、色々想定している値があるので、意味あるものとはならないが、この配線の L を $1.0 \mu\text{H}$ する事が出来れば、同図に見られる様な改善が期待できる。

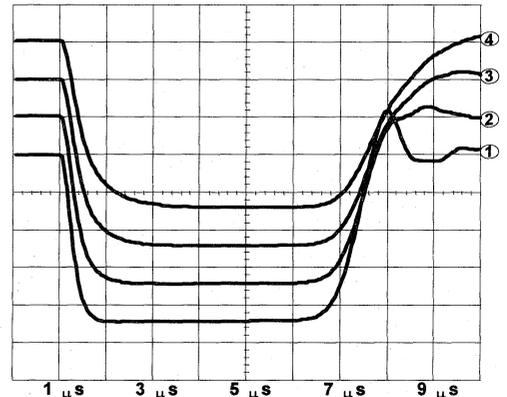


図 3. モジュレータの総合性能。①：配線の L が 0 の場合、②：配線の L が $1 \mu\text{H}$ の場合、③：配線の L が $2 \mu\text{H}$ の場合、④：配線の L が $3 \mu\text{H}$ の場合。

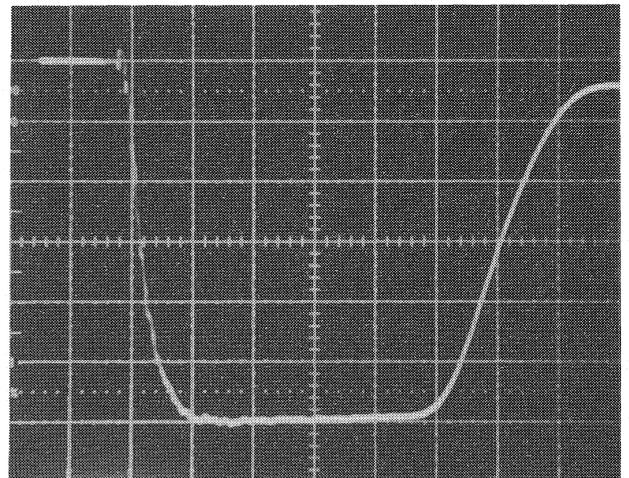


図 4. 実際のクライストロンに印加されている電圧波形。

バックスイングの様子を示す波形をここでは具体的に示さないが、パルスの波頭からパルス幅 2 目目の当たりに、主パルスの波高の $1/3$ を越える鋭い逆電圧が現れる。これは実際の波形でも観測される一般的なもので、しばしばクライストロンの耐圧不良をまねく原因ともなっている。この現象は、パルスの立下り時のパルストランスからの反射波が PFN を 1 往復した時に現れているものと解釈出来る。このため、PFN の終端部 (EOL) に、逆電圧を吸収するもの (整合終端器) を付加する事で、この電圧を取去る事が出来る。現在、この対策を行っているが、スタックするダイオードの L を如何に小さくするかが本質の様である。