

# J-PARC 主リングの高繰返し化のための主電磁石プロトタイプ電源の開発 PROTOTYPE DEVELOPMENT OF J-PARC MAIN RING MAIN MAGNETS POWER SUPPLY FOR HIGH REPETITION RATE OPERATION

森田裕一<sup>#,A)</sup>, 下川哲司<sup>A)</sup>, 佐川隆<sup>B)</sup>, 栗本佳典<sup>A)</sup>, 中村衆<sup>A)</sup>, 三浦一喜<sup>A)</sup>,  
Yuichi Morita<sup>#,A)</sup>, Tetsushi Shimogawa<sup>A)</sup>, Ryu Sagawa<sup>B)</sup>, Yoshinori Kurimoto<sup>A)</sup>, Shu Nakamura<sup>A)</sup>, Kazuki Miura<sup>A)</sup>

<sup>A)</sup> High Energy Accelerator Research Organization (KEK)

<sup>B)</sup> Universal Engineering

## Abstract

Japan Proton Accelerator Research Complex (J-PARC) aims at achieving a MW-class proton accelerator facility. One of the promising solutions for increasing the beam power is to fasten the repetition rate of Main Ring (MR) from current rating of 2.5 sec to 1 sec. However, in this scheme, the increase of output voltage and the power variation on the electric system are serious concerns for main magnets. At the same time, current ripple reduction is required in order to increase the beam quality for the hadron experiments. We have been developing power supplies which have potentials to solve these problems and plan to replace the current power supplies with them. This paper introduces the design of prototype power supply whose output power is  $\sim 1/500$  of that of real scale B-magnet power supply, and also reports test results.

## 1. はじめに<sup>[1]</sup>

J-PARC 主リングでは、ニュートリノビームラインへのビームパワーを増強するために繰返し周期を現状の 2.5 秒から 1 秒へ速める。高繰返し化に伴って、主電磁石電源では次の 2 点が問題となる。

- (1) 出力電圧の増加
- (2) 主電磁石に蓄えられるエネルギーを 1 次側へ回生することによる系統の電力変動

さらに、ハドロン実験へのビームの性能向上のために、

(3) 出力電流フラットトップの低リップル化も求められている。これらの問題を解決するために新たに主電磁石電源を開発し、現行電源と入れ替える計画である。

本報告では高繰返し化及びビーム性能向上のための主電磁石プロトタイプ電源の開発を紹介する。

## 2. 高繰返し化のための電源開発<sup>[1]</sup>

第 1 章で挙げた 3 つの問題を解決すべく、以下の特長を備えた電源を開発する。

- (1) 負荷を 2 分割し、電源の出力電圧を抑える。
- (2) フィルムコンデンサによるエネルギー貯蔵方式を採用し、系統の電力変動を抑制する<sup>[2][3]</sup>。
- (3) 高速のチョッパを用いるあるいは複数のチョッパを並列多重することによりフィルタでリップルを小さくする。

## 3. プロトタイプ電源

第 2 章で述べた電源の開発の重要なステップとしてプロトタイプ電源を設計・製作し通電試験を行った。

### 3.1 全体構成

プロトタイプ電源の概観を Figure 1 に示す。仕様は Table 1 の通りである。回路図を Figure 2 に示す。偏向電磁石電源実機と比較すると $\sim 1/500$  の出力電力である。J-PARC MR 第 3 電源棟に設置して試験を行った。各盤の詳細を以下に紹介する。



Figure 1: Front view of prototype PS.

Table 1: Specifications of Prototype PS

|                     |   |
|---------------------|---|
| Charging Voltage    | $\pm 560$ V   |
| Output Voltage      | $\sim \pm 50$ V                                       |
| Output Current      | 200 A (Flat Top)                                      |
| Switching Frequency | $\sim 4$ kHz  |
| Load                | One Reference B-magnet<br>(0.092 H, 46.3 m $\Omega$ ) |

<sup>#</sup> yuichi.morita@kek.jp

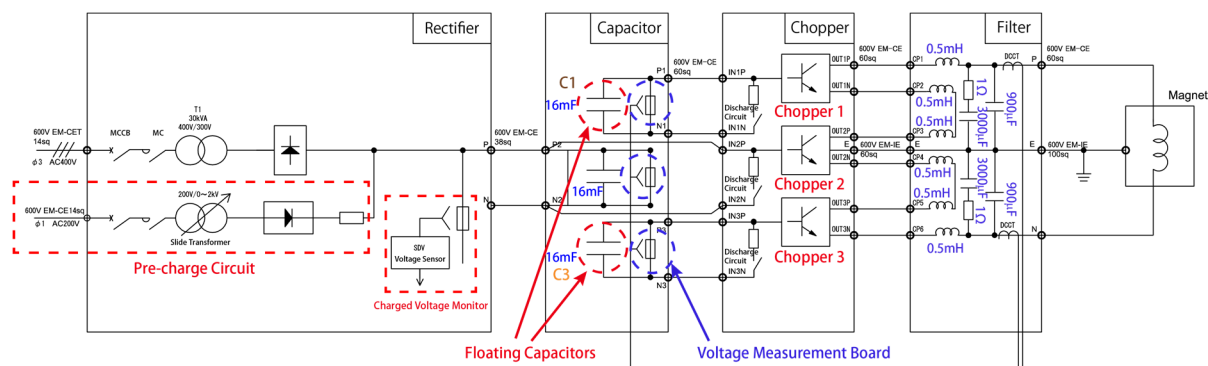


Figure 2: Circuit diagram of prototype PS.

### 3.2 整流器盤

400V 系統の回路に加えて 200V 系統に接続された初充電回路から成る。初充電回路ではスライダックにより充電電圧を指定する。400V 系統の回路には 400:300, 30kVA のトランスがあり、バンクコンデンサに供給する電圧は 300V (420V<sub>peak</sub>)である。

充電抵抗とバンクコンデンサで決まる時定数で初充電され、指定電圧 (420V) まで達したらマグネットコンタクターで 400V 系統の回路に切り替わる。

### 3.3 バンクコンデンサ盤

コンデンサ単体の静電容量及び耐圧はそれぞれ 2 mF, 2.5 kV である。3 台のチョップそれぞれにつき 8 台のコンデンサが並列につながっており、16 mF の静電容量となっている。Figure 2 のように、3 台のチョップを Chopper 1, 2, 3 と呼ぶことにする。

Chopper 2 のバンクコンデンサは系統につながっているが、Chopper 1 及び Chopper 3 のバンクコンデンサは系統につなげていない。系統につなげていないバンクコンデンサをフローティングキャパシタと呼び、整流回路がないため変換器の台数が削減される。フローティングキャパシタは参考文献[4]に紹介されている方法で初充電され、その電圧は 350V である。よって、バンクコンデンサ全体の充電電圧は GND に対して正側、負側それぞれ  $350+420/2=560V$  である。

各バンクコンデンサの電圧は Figure 3 に示す回路をバンクコンデンサ直近に取りつけて測定している。抵抗分割で 1/401 の電圧とし、絶縁アンプを通して ADC で値を読んでいる。

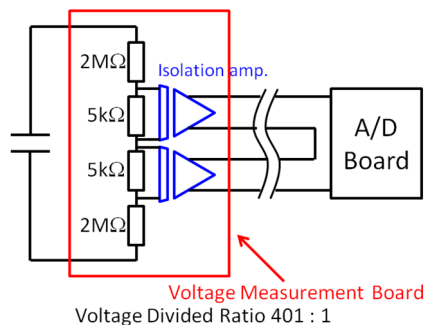


Figure 3: Voltage measurement of bank capacitor.

### 3.4 チョップパ盤

2012 年に KEK が開発した NPC チョップ 3 台を Figure 2 のように直列にしている。NPC チョップ単体の仕様及び回路図をそれぞれ Table 2, Figure 4 に示す。スイッチング素子には三菱電機社の IGBT (CM1000DUC-34NF) を用いている。青丸で囲まれたダイオードには当該 IGBT のゲート・エミッタ間を短絡してフリーホイールダイオードの機能だけを割り当てている。

Table 2: Specifications of NPC Chopper

|                     |       |
|---------------------|-------|
| Rating Voltage      | 2 kV  |
| Rating Current      | 200 A |
| Switching Frequency | 4 kHz |

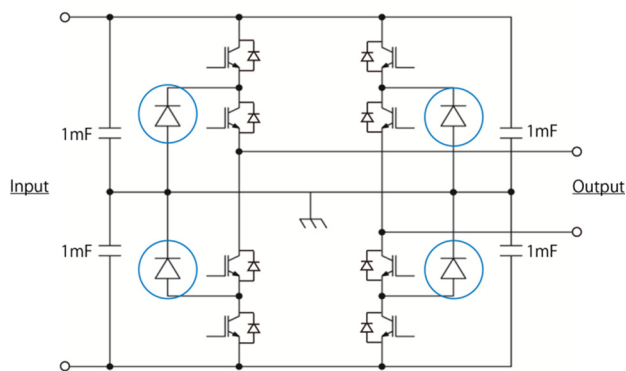


Figure 4: Circuit diagram of NPC chopper.

3 直列にすることで電源を高耐圧化している。また、Chopper 2 の中性点を GND に落とし、その正側と負側にそれぞれ Chopper 1, Chopper 3 を配することで原理的に共通モード電流が流れない構成となっている<sup>[1][5]</sup>。

### 3.5 フィルタ盤

回路図を Figure 2 に示した。偏向電磁石電源実機のシミュレーションから、5kHz でのボード線図が -60dB であれば 5kHz のフラットトップ電流リップル

を  $1 \times 10^{-6}$  以下に抑えられることがわかったので、この値を満たすように各素子のパラメータを決定した。ボード線図を Figure 5 に示す。

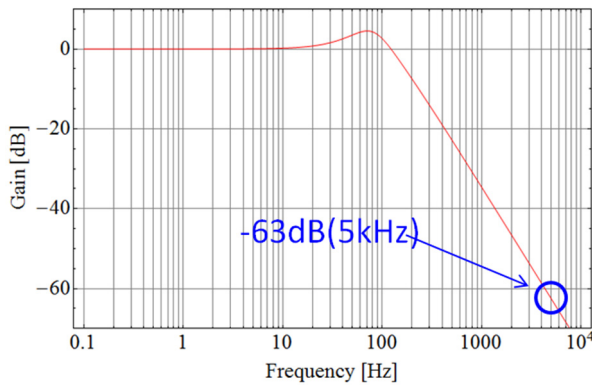


Figure 5: Bode diagram of output filter.

### 3.6 制御<sup>[4]</sup>

制御の概略を Figure 6 に示す。出力電圧  $V_{out}$  は、負荷の抵抗値を  $R$ 、インダクタンス値を  $L$ 、出力電流を  $I$  とすると式(1)で表される。

$$V_{out} = L \frac{dI}{dt} + RI \quad (1)$$

Chopper 1, 3 は緑の線で示されているように、それぞれ負荷のインダクタンス成分起因の出力電圧の 45%を負担する。この制御は電圧フィードフォワードである。Chopper 2 は紫の線で示されているように残りの成分起因の出力電圧を負担する。この制御は電流フィードバックである。

すなわち、出力電圧が大きくなる電流の立上り及び立下り時には Chopper 1, 3 による駆動が主であり、出力電圧が  $RI$  のみとなるフラットトップ時には Chopper 2 のみによる駆動となる<sup>[1]</sup>。

電流指令値及び電圧指令値には Figure 7 に示す波形を用いた。

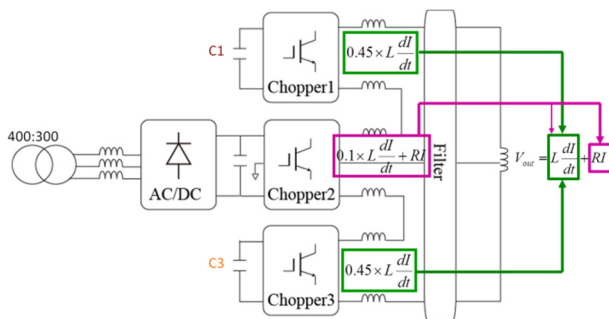


Figure 6: Control diagram.

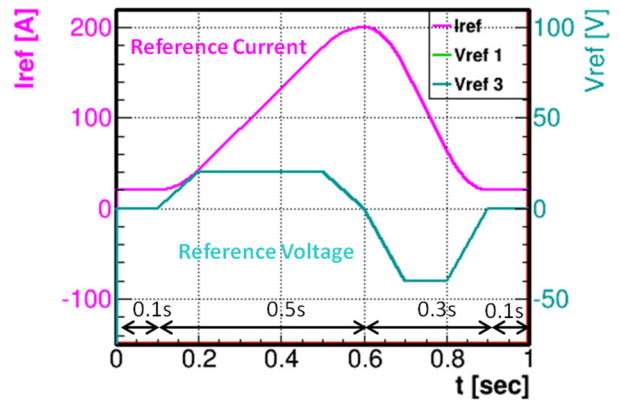


Figure 7: Reference current and reference voltage.

## 4. 通電試験

### 4.1 1Hz 運転

Table 1 に示した条件で繰返し周波数 1Hz の運転を行った。

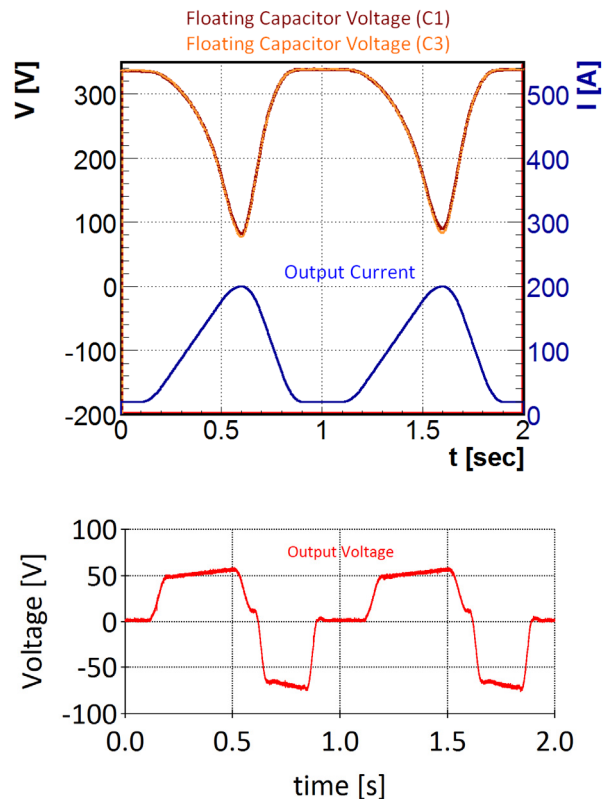


Figure 8: Measurement of output current, voltage, and floating capacitor voltage in 1Hz operation.

Figure 8 の上図に出力電流とフローティングキャパシタの電圧を示す。ここで C1, C3 はそれぞれ Chopper 1, 3 に接続しているフローティングキャパシタを表す。電流立ち上がり時には静電エネルギーが磁気エネルギーに変わるのでキャパシタ電圧が下がり、電流立下り時には磁気エネルギーが静電エネ

ルギーに変わるのでキャパシタ電圧が回復しているのがわかる。Figure 8 下図は当該試験時の出力電圧値である。

#### 4.2 入力電力及び出力電力の測定

プロトタイプ電源通電時の入力電力  $P_{in}$  と出力電力  $P_{out}$  を測定した。当該試験時の出力電流は Figure 9 に示す波形である。 $P_{in}$  は 400V ラインの  $U, V, W$  相の線電圧  $V_{IU}, V_{IV}, V_{IW}$ 、相電圧  $V_{pU}, V_{pV}, V_{pW}$  を測定し、線電流  $I_U, I_V, I_W$  を相電流  $I_{pU}, I_{pV}, I_{pW}$  に換算して式(2)に従って求めた。

$$P_{in} = V_{pU}I_{pU} + V_{pV}I_{pV} + V_{pW}I_{pW} \quad (2)$$

$P_{out}$  は出力電流と出力電圧の積として求めた。結果を Figure 9 に示す。出力電流の立上り立下り時に  $P_{out}$  が 10kVA 以上のピーク値を持っているが、この電力はほぼフローティングキャパシタから供給されるので  $P_{in}$  は変動が小さい。フラットトップ時は Chopper 2 のみが動作するので  $P_{out}$  と  $P_{in}$  は一致している。

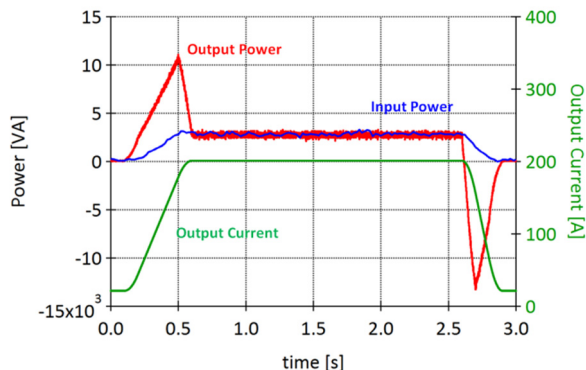


Figure 9: Result of input and output power measurement.

#### 4.3 フラットトップ時の電流偏差

フラットトップ (200A) での電流偏差を測定した。このときの出力電流は Figure 10 に示した波形である。同図中の赤線は電流偏差の測定値であり、フラットトップ電流 200A で規格化された値である。

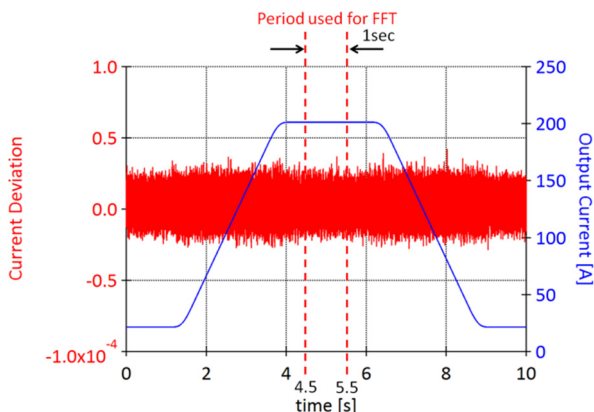


Figure 10: Current pattern and current deviation.

フラットトップの 1 秒間の電流偏差の FFT を Figure 11 に示す。

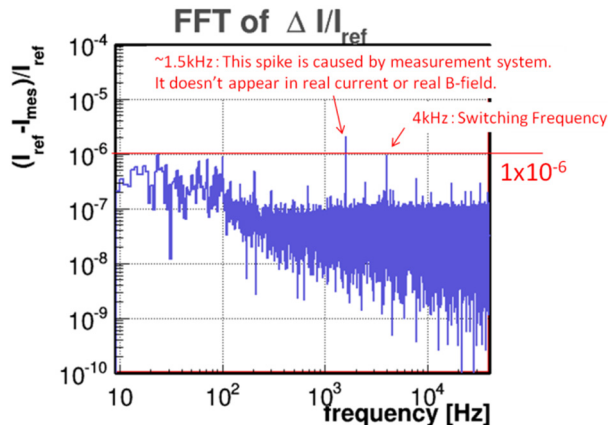


Figure 11: FFT of output current.

~1.5kHz にピークが見えるが、このピークは測定系起因であり、実電流及び実磁場には現れない。よって全ての周波数範囲で  $1 \times 10^{-6}$  以下となった。4kHz のピークはスイッチング周波数である。

#### 4.4 フラットトップ時の磁場偏差

Figure 12 のように、負荷として用いている基準電磁石の磁場偏差をピックアップコイルにより測定した。ピックアップコイルの寸法及び巻数は Table 3 に示す通りである。

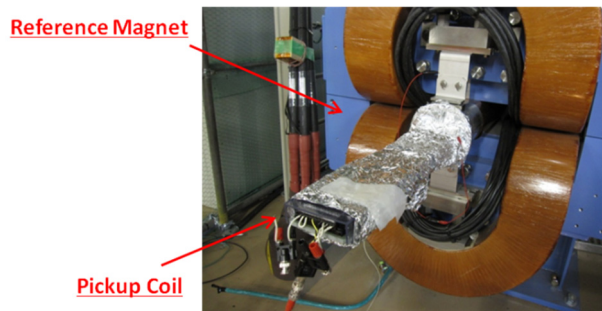


Figure 12: Setup of B-field measurement.

Table 3: Specifications of Pickup Coil

|                 |         |
|-----------------|---------|
| Width           | 8 mm    |
| Length          | 7000 mm |
| Number of turns | 10      |

式(3)より、ピックアップコイルの誘導起電力の測定値から磁場が算出される。

$$V = -NA \frac{dB}{dt} \quad (3)$$

ここで、 $V$  はピックアップコイル端子間の誘導起電力、 $N$  は巻数、 $A$  は断面積、 $B$  はピックアップコ



イルを貫く磁束密度である。測定した磁場偏差をFFTしたグラフが Figure 13 である。FFT 区間は Figure 10 と同じ 1 秒間である。

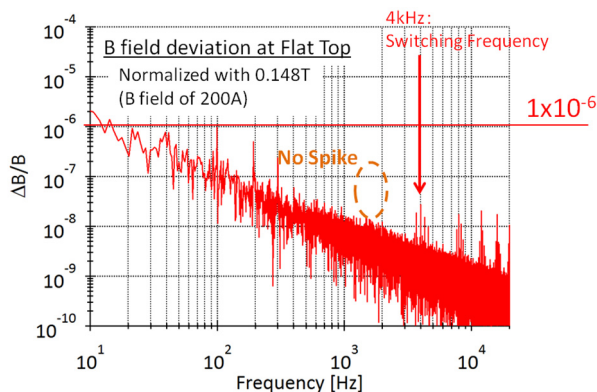


Figure 13: FFT of B-field deviation.

Figure 11 及び 13 より、4kHz のピークが約 1/20 に減り、~1.5kHz のピークが確かに磁場に現れていないことがわかる。磁場偏差に関しても全ての周波数領域で  $1 \times 10^{-6}$  以下となった。低周波域で  $1 \times 10^{-6}$  を超えているがこの領域では FFT の結果に精度がないためと考えられる。

#### 4.5 学習制御<sup>4)</sup>

トラッキングエラーを補正するために学習制御を導入した。学習制御を導入する前と後の電流偏差を Figure 14 に示す。アベレーシング回数は 20 回、学習回数は 2 回である。出力電流立ち上がり時のトラッキングエラーをほぼ無くすことができた。立下り時は力行制御と回生制御が切り替わる箇所であり、トラッキングエラーが残る。これはスイッチング素子が矩形波を出力可能なゲート幅に下限があるためである。しかし電流立下り時はビームが主リングから取り出された後なので当該トラッキングエラーはビームに影響を及ぼさない。なお、Figure 10 の電流偏差は学習制御後のものである。

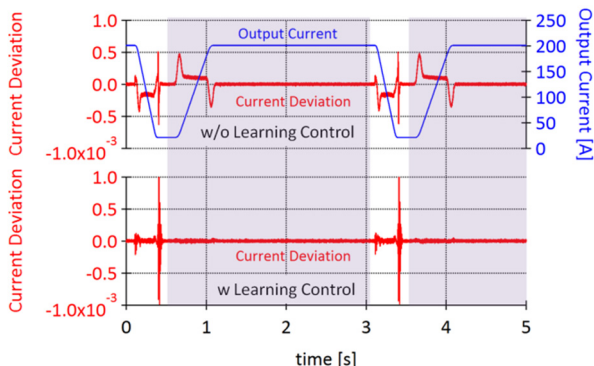


Figure 14: Tracking error suppression with leaning control. Purple region indicates the period that beam exists in MR.

## 5. まとめ

J-PARC 主リングの高繰返し化及びビーム性能向

上のための主電磁石電源を開発中であり、そのプロトタイプとして出力電力が偏向電磁石電源実機の ~1/500 の電源を設計・製作した。J-PARC MR 第 3 電源棟において基準電磁石 1 台を負荷として通電試験を行った。繰返し周波数 1Hz での定格運転を行い、バンクコンデンサへのエネルギー回生制御が設計通り行われていることを確認した。出力電流偏差の測定及びピックアップコイルによる負荷の磁場偏差の測定の結果、どちらもすべての周波数領域で  $1 \times 10^{-6}$  以下であった。学習制御によりトラッキングエラーを補正し、電流立ち上がり時のトラッキングエラーをほぼ無くすことに成功した。

今後は実機相当の定格電力を有するチョッパユニット及びコンバータを用いた電源の工場試験を行い、量産に向けて企業と開発を進める。

今後検討すべき試験項目として、出力電流の長時間安定性の評価、負荷を複数の電磁石にした場合の電流・磁場偏差の評価等がある。

## 参考文献

- [1] Y.Morita, et al., "Power Supply System of J-PARC Main Ring Main Magnets for High Repetition Rate Operation", Proceedings of the 10th Annual Meeting of Particle Accelerator Society of Japan, Nagoya, Aug. 3-5, 2013.
- [2] C.Fahmi, et al., "A novel 60 MW Pulsed Power System based on Capacitive Energy Storage for Particle Accelerators", 12th European Conference on Power Electronics and Applications, Aalborg, Denmark, Sep. 2-5, 2007.
- [3] T.Isobe, T.Takaku, T.Munakata, H.Tsutsui, S.Tsuji-Iio and R.Shimada, "Voltage Rating Reduction of Magnet Power Supplies Using a Magnetic Energy Recovery Switch," IEEE Transactions on Applied Superconductivity, vol.16, no.2, pp.1646-1649, Jun. 2006.
- [4] T.Shimogawa, et al., "Test demonstration of magnet power supply with the floating capacitor method", Proceedings of the 2nd International Symposium on Science at J-PARC, Tsukuba, Jul. 12-16, 2014.
- [5] Y.Kurimoto, et al., "Hybrid Control of Low and High Voltage Power Supplies for High Voltage and Low Ripple Magnet Power Supply", Proceedings of the 10th Annual Meeting of Particle Accelerator Society of Japan, Nagoya, Aug. 3-5, 2013.