

# Zynq 評価ボードを用いた Event Receiver の開発

## DEVELOPMENT OF EVENT RECEIVER ON ZYNQ EVALUATION BOARD

杉村仁志\*

Hitoshi Sugimura\*

High Energy Accelerator Research Organization (KEK)

### Abstract

The SuperKEKB accelerator uses “Event Generator” and “Event Receiver”, a event timing module developed by Micro Research Finland company. It is suitable for pulse-by-pulse control because Injector Linac is generates various parameters of timings for the multi rings in each pulses. I tried to develop a new event receiver module by using FPGA (Zynq) evaluation board so that the specification can be changed flexibly according to the nature of the accelerator. I focus on the convenience of Zynq-chip such as serial data optical transfer (GTX) and embedded processor system. Finally, I aim for developing standalone event receiver module, and composite module that are integrated with BPM and RF system.

### 1. はじめに

高エネルギー加速器研究機構の電子陽電子入射器では一つの線形加速器で複数のリング (PF, PF-AR, SuperKEKB (LER, HER, DR)) への入射を 20 ms 間隔で切り替えながら同時 (連続的) に行っている [1]。入射先のそれぞれのリングではエネルギーや電荷量など様々であるため、ショット毎に異なるパラメータでの制御が必要となってくる。このような制御機構を確立するため、電磁石や RF などはパルス制御となっており、これらの機器を駆動させるために必要なビームのタイミングとそれに付随した様々な情報をタイミングシステムを用いて制御している。タイミングシステムではタイミング送信モジュール (Event Generator (EVG)) から、16 ビットを 1 ワードとしたデータ列を 114.24 MHz の RF クロックに同期させて送信している。16 ビットのうち、上位 8 ビットはタイミング情報の識別子 (イベントコード) として用いており、タイミング受信モジュール (Event Receiver (EVR)) では受信したイベントコードに応じて対応したパラメータの設定やトリガーを生成する。また、下位 8 ビットはデータバッファとして与えられ、ショット番号や RF の位相などのような設定値を送ることで、EVR 側でその情報をもとにして機器に与える設定値を EPICS 経由で設定する。これら EVG と EVR は電子陽電子入射器では MicroResearchFinland (MRF) 社 [2] の開発した VME 規格や PCI 規格のモジュールを利用することで運用している。また、SuperKEKB の LER や HER などでは MRF 社のモジュールに加えて上海応用物理研究所 (SINAP) 製のモジュールも利用している [3]。SINAP 製モジュールは同研究所内にある放射光施設 (SSRF) での利用のために MRF 社製モジュールにさらに追加の機能を持たせている。データ構造などは MRF 製モジュールの継承として利用しており、そこに 5ps までの高精度のトリガーディレイを与えられることができるなどの拡張がされている。LER や

HER では SINAP 製モジュールを利用して、リングへの入射タイミングの生成を行っている。

### 2. ZYNQ を用いた EVENTRECEIVER の開発

#### 2.1 目的

SINAP が MRF 社製イベントタイミングモジュールにはない追加機能を追加したように、加速器施設ではそれぞれの仕様に満たすようにモジュールを新たに開発したり、他の機関と共にプロジェクトを立ち上げ、モジュールを共用する。SuperKEKB 加速器では現状では MRF 社製や SINAP 製のモジュールを用いることで仕様を満たしており、大きな運用上のトラブルは起こっていないものの、軽微なソフトの修正、仕様の変更などを少しずつ行っていくことで SuperKEKB プロジェクトの成功へと進めている。このような中で今後仕様をさらに柔軟に変更していくためにはイベントタイミングモジュールに搭載されている FPGA を編集していくことが重要になってくる。

一方で SuperKEKB 加速器だけでなく加速器全般で利用できるようなタイミングモジュールを低コストで用意するためには、ある程度自作でモジュールを開発するほうが容易に仕様の変更ができるため、柔軟性がある。そこで MRF 社製イベントタイミングモジュールと互換性を持った EventReceiver を開発することに試みた。

#### 2.2 Event Receiver に対する要求

イベントコードは 114.24 MHz の RF クロックに同期させて送信しているため、8b10b の変換も含めると、2.5 Gb/s 以上の通信速度が必要であり、かつ 10~20 ps 程度の低ジッターも必要である。そこでコストなども考慮に入れ、Xilinx 製 FPGA に搭載されている GTX を採用することにした。GTX は Xilinx 製 7 シリーズ FPGA の中でも Kintex-7 に搭載されており、MRF 社製 300 シリーズのイベントタイミングモジュールや SINAP 製モジュールにも GTX を利用している。

\* hitoshi.sugimura@kek.jp

### 2.3 オープンソース Event Receiver

MRF 社では自作で Event Receiver を作る加速器施設が他にもある (SwissFEL など) ことを踏まえて GTX を含めた FPGA のソースコードを公開した。公開されたコードは Zynq7000 を用いて回路を記述している。GTX は Kintex-7 に搭載されたものであるが、Zynq の中でも Z7030 や Z7040 では FPGA 部 (PL 部) は Kintex-7 と同等のため、GTX が利用でき、なおかつ ARM コアにより制御できるため、外部バスを利用しない standalone でのモジュールを開発できる。また、公開されたコードは Avnet 社製の picozed [4] を利用して開発していたため、同様のボードを購入し、開発を進めていくことにした。

Figure 1 は picozed の写真である。picozed は図中央にある深緑色の基盤であり、朱色の基盤であるキャリアカードに挿入する形で利用する。キャリアカードは ARS-PZCC-FMC-V2-G を利用し、picozed は AES-Z7PZ-7Z030-SOM-I-G を利用した。

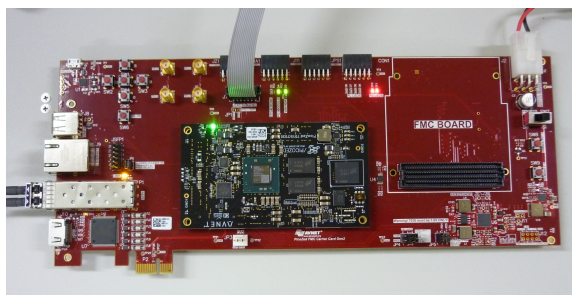


Figure 1: Picozed.

### 2.4 GTX のセットアップ

GTX のセットアップは Vivado の IP を利用した。概念図を Fig. 2 に示す。まず、EVG から 4 サイクル毎に同期イベントとして送られてくる K28.5 を利用してカンマアラインメントを行う。次にバス幅を 20bit に設定し、入力 Reference Clock はキャリアカードに搭載されているユニバーサル周波数変換器 (IDT-8T49N242) を用いて 114.24MHz に設定した。Reference Clock の設定値は EEPROM (24AA025T) に書き込み、電源投入時に周波数変換器にプログラムされる。受信したデータからイベントクロックを生成し、これをもとにして同期処理を行っていく。GTX を利用して受信したデータは BRAM に作った FIFO に取り込まれ、イベントコード用 8-bit とデータバッファ用 8-bit に振り分ける。

### 2.5 データバッファ

データバッファは最大で 2kByte のサイズがあり、振り分けられた 8-bit のデータの中からデータの始まりの値である K28.2 (0x5C) を探す。K28.2 を受信すると、その次の 8-bit からデータをデュアルポートブロック RAM に入れ、データの終わりの値である K28.1 (0x3C) の受信で終了する。

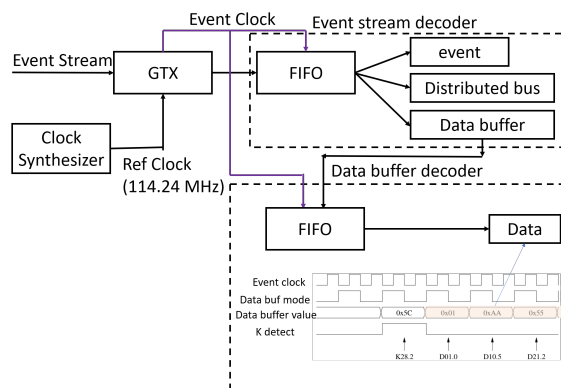


Figure 2: Schematic view of GTX setup.

## 3. ロジックアナライザを用いたデータ解析

picozed とそのキャリアカードにはデジタル出力がないため、受信したイベントコードから信号を出力することができない。そのため、FPGA 内に ILA (Integrated Logic Analyzer) を配置し、テストベンチで EVG からデータバッファを送信し、その処理をモニターしてみることにした。Figure 3 の上の波形が Vivado を用いてモニターしたイベント信号であり、K28.2 (0x5C) が受信された後の 0x3 がデータバッファの値となる。また、K28.1 (0x3C) がその後について受信されている。下の波形がイベント信号からデータバッファ部を取り出した波形であり、正しく取り出していることが確認できた。



Figure 3: The event signal monitored by logic analyzer.

## 4. 今後の展望

今回の評価で簡易的ではあるものの、Event 信号を受信し、イベントコードとデータバッファを識別して処理することができた。これは Event Receiver の根幹をなす部分であり、GTX が正しく動作できたことで Event Receiver としての最低限の機能を扱うことができた。picozed にはデジタル出力がないが、FMC カードを挿入することができるため、デジタル入出力用の FMC カードを取り付けることでタイミング信号を出力させることができる。そのためタイミングの出力が次の課題となる。また、これらの評価をもとに VME や  $\mu$ TCA などのような規格を利用しない、いわゆる standalone な Event Receiver を将来的に開発する。さらには BPM や RF システムと融合したモジュール開発など、拡張性を持たせたシステム開発も次なる目標である。

## 参考文献

- [1] H. Kaji *et al.*, “Installation and Commissioning of New Event Timing System for SuperKEKB”, Proceedings of the 12th Annual Meeting of Particle Accelerator Society of Japan, Fukui, Japan, August 5–7, 2015, pp. 223–227; [https://www.pasj.jp/web\\_publish/pasj2015/proceedings/PDF/FR0L/FR0L15.pdf](https://www.pasj.jp/web_publish/pasj2015/proceedings/PDF/FR0L/FR0L15.pdf)
- [2] <http://www.mrf.fi>
- [3] H. Kaji *et al.*, “Injection Control System for the SuperKEKB Phase-I Operation”, Proceedings of the 13th Annual Meeting of Particle Accelerator Society of Japan, Chiba, Japan, August 8–10, 2016, pp. 1146–1149; [https://www.pasj.jp/web\\_publish/pasj2016/proceedings/PDF/TUP0/TUP092.pdf](https://www.pasj.jp/web_publish/pasj2016/proceedings/PDF/TUP0/TUP092.pdf)
- [4] <http://picozed.org/>